

第3章

小信号解析

本章では、回路を安定化するために用いられる小信号解析について説明します。この解析にはポール、ゼロといった制御工学で出てくる考え方を uses しますが、制御工学を知らない人でも問題なく進められるように、ポール、ゼロも一から説明します。

3.1 小信号解析の目的

SPICEの「DC解析」では、電源(V_{DD})を入れたあと、回路が釣り合って静止した状態での各ノードの電圧や、各枝に流れる電流値を求めますが、この「静止状態」を本書では**DC釣り合い状態**と呼ぶことにします。

小信号解析とは、このDC釣り合い状態で、回路に対し外から「小信号」の電圧や電流を与えたとき、回路内部の電圧、電流が、DC釣り合い状態からどれぐらい「変位」するのかを計算することです。その際、通常の回路を、「**変位**」のみに注目した別の回路に変換します。別の回路とは、「小信号等価回路」あるいは単に「小信号回路」と呼ばれています。

小信号等価回路も、用途に応じて、電流源と抵抗のみからできた簡単な回路から、寄生容量を入れた複雑な回路などを使い分けます。

小信号解析は大きく次の二つに分けられます。

- ① 電流源と抵抗のみを使用した簡単な等価回路を用いて、小規模な回路の「ゲイン」や「出力抵抗」を手計算で求め、理解を深めること
- ② 等価回路に「寄生容量」を入れて、回路の「周波数応答」をSPICEの「AC解析」で求めること。主として、負帰還回路が発振しないように位相補償をするのが目的



図3.1 NMOSトランジスタ, PMOSトランジスタの小信号等価回路

MOSトランジスタの小信号等価回路は、抵抗 r_{on} と電圧依存電流源で構成されている。電流源の電流は $V_{gs} \times g_m$ となる。

3.2 基本回路のゲインと出力抵抗を求める

3.2.1 NMOSトランジスタとPMOSトランジスタのゲインと出力抵抗を求める

まず、NMOSトランジスタとPMOSトランジスタについて、電流源と抵抗のみからなるシンプルな小信号等価回路を説明します。図3.1にNMOSトランジスタとPMOSトランジスタの小信号等価回路を示します。

ここで、トランスコンダクタンス (Transconductance) とは、DC 釣り合い状態のゲート-ソース電圧 V_{GS} の変位 v_{gs} によって発生する変位電流 $g_m \cdot v_{gs}$ を流す電流源です。 g_m はトランスコンダクタンスといい、単位はA/Vです。電圧依存電流源と呼ぶ場合もあります。出力抵抗 (Output Resistance) r_o は出力電圧 V_{OUT} の変位 v_{out} によって発生する電位電流が i_{out} であったとき、 v_{out}/i_{out} で求めます。つまり出力電圧が変化すると、電流がどう変化するかを示す指標です。これは第1章の電流源のところで説明したものと同じです。

なお、本書では直流 (DC) の電圧、電流を大文字の V 、 I で示し、小信号では v 、 i で示しています。

NMOSトランジスタを例として、 g_{mn} と r_{on} の求め方を説明します。

① トランスコンダクタンス g_{mn} の求め方 (図3.2)

- (i) ドレイン-ソース電圧 V_{DS1} を固定したまま、 V_{GS1} に微小な電圧 v_{gs} を加え、そのときのドレイン電流 I_{DS} の変化 i_{ds} を測定します。 v_{gs} で表す小信号電圧源は○で表し、その中の+、-で極性を示します。
- (ii) 小信号回路は、「変位」のみに注目した特殊な回路です。GNDと V_{DD} は常に一定電圧で、DC 釣り合い状態からの変位は0Vですから、両方とも小信号回路では「GND」として扱います。これを本来のGNDと区別して、「ACGND」

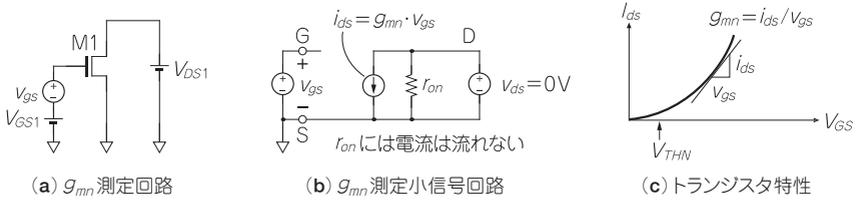


図3.2 NMOSトランジスタのトランスコンダクタンス g_{mn} の求め方

ゲートに小信号電圧 v_{gs} を加えた場合の、ドレイン電流の変位でトランスコンダクタンス g_{mn} を求める。まず、電圧源は小信号等価回路では「ショート」となる。するとドレインはソースと同じ0Vとなるため、出力抵抗 r_{on} には電流は流れない。電圧依存電流源の電流は、電圧源 $v_{ds} = 0V$ の電流と同じになる。

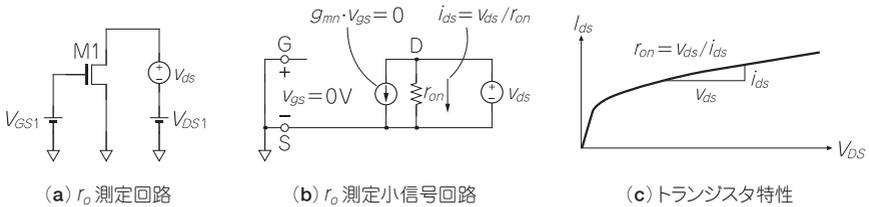


図3.3 NMOSトランジスタの出力抵抗 r_{on} の求め方

ドレインに小信号 v_{ds} を加えた場合のドレイン電流の変位で、出力抵抗 r_{on} を求める。小信号回路では、ゲートはソースと同じ0Vになるため、 $v_{gs} \times g_{mn} = 0$ となり、電圧依存電流源には電流は流れない。電圧源 v_{ds} の電流は、抵抗 r_{on} を流れる電流と同じになる。

と呼ぶ場合もあります。図3.2(b)の小信号回路では $v_{ds} = 0V$ となるため、 r_{on} には電流は流れません。よって小信号の電圧源 v_{ds} に流れる電流は $i_{ds} = g_{mn} \cdot v_{gs}$ となります。

- (iii) 図3.2(c)のように $g_{mn} = i_{ds}/v_{gs}$ は I_{DS} 波形の「接線の傾き」となります。 g_{mn} は第1章の式(1.2)を V_{GS} で微分して次のように導出することもできます。

$$g_{mn} = \frac{\partial I_{DS}}{\partial V_{GS}} = \mu_n \cdot C_{ox} \cdot \frac{W}{L} \cdot (V_{GS} - V_{THN}) = \sqrt{2\mu_n \cdot C_{ox} \cdot \frac{W}{L} \cdot I_{D(sat)}} \quad (3.1)$$

② 出力抵抗 r_{on} の求め方(図3.3)

- (i) V_{GS1} を固定したまま、 V_{DS1} に微小な電圧 v_{ds} を加えます。そのときの I_{DS} の変位 i_{ds} を測定します。
- (ii) 小信号回路ではゲートはACGNDとなるので $v_{gs} = 0V$ 、したがって $g_{mn} \cdot v_{gs} = 0$ となり小信号の電流源 g_{mn} は存在しないのと同じことになり、 i_{ds} はすべて r_{on} に流れます。すると、 $r_{on} = v_{ds}/i_{ds}$ となります。

これは I_{DS} 波形の飽和領域における接線の傾きの逆数です〔図3.3(c)〕。

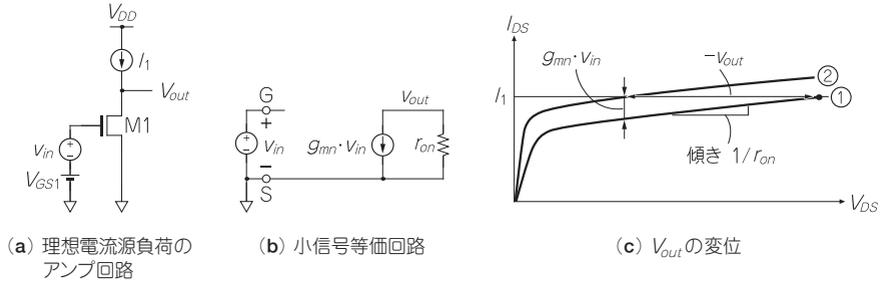


図3.4 理想電流源を負荷とするアンプ回路

理想電流源は小信号回路ではオープンとなる。すると、 v_{out} の変位は、 $g_{mn} \cdot v_{in} \cdot r_{on}$ となる。

3.2.2 理想電流源を負荷とするアンプ回路のゲインを求める

NMOSトランジスタの小信号回路を利用して、理想電流源を負荷とするアンプ回路の小信号解析をします(図3.4)。

理想電流源 I_1 のDC 釣り合い状態からの変位は0A ですから、小信号回路に変換するときは電流源は存在しないものとして取り去ります(そういうものと理解してほしい)。

図3.4(b)の出力抵抗 r_{on} では、GND から出力電圧 v_{out} に向けて電流が流れます。抵抗では電流は電位の高いところから低いところへ流れますから、 V_{OUT} の変位 v_{out} は、次式のようにマイナスになります。

$$v_{out} = -g_{mn} \cdot v_{in} \cdot r_{on}$$

式をさらに変形して、電圧ゲインは、

$$\frac{v_{out}}{v_{in}} = -g_{mn} \cdot r_{on} \tag{3.2}$$

となります。このように、ゲインはトランスコンダクタンス g_{mn} と出力抵抗 r_{on} との積になります。

小信号回路を使わなくても、出力電圧 v_{out} の変位は、図3.4(c)から求めることもできます。最初のDC 釣り合い状態でのトランジスタ特性を①とし、 V_{GS1} が ($V_{GS1} + v_{in}$) に変化した後のトランジスタ特性を②とします。①の特性カーブの傾きは図3.4(c)より $1/r_{on}$ ですから、 $1/r_{on} = \text{傾き} = g_{mn} \cdot v_{in} / (-v_{out})$ からも、式(3.2)と同じ式が求まります。

第4章

CMOS デバイスの 基礎知識

本章では、N型半導体、P型半導体から始まって、PN接合（ダイオード）や、MOSトランジスタがどう作られているのかを説明します。

4.1 自由電子とホール

シリコン原子が規則正しくならんでいるものをシリコン単結晶といいます。図4.1のように、中央に+4の電荷をもつシリコン原子核 (Si^{4+})があり、周囲の電子と強く結合しています。結合は点線で表しています。電子は一つあたり-1の電荷をもっており、本書では-1を○で囲んで表します。一つの電子は2個の Si^{4+} によって共有されており（点線で結んである）、これを共有結合と呼びます。

ここで大切なことは、結晶の中は電気的に中性でなければいけないということです。これを強調するために、各図では、実際には存在しない「原子と原子の間の境界線」を細い線で示しました。境界線の内部（灰色のところ）では、 Si^{4+} が1個と電子が4個あるため、電荷の合計は $(+4) + (-1) \times 4 = 0$ になっています。

強い結合状態にある電子は低い確率ですが、大きなエネルギーを得て結合を

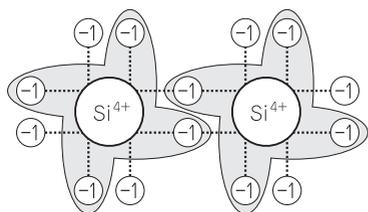


図4.1
シリコン結晶

シリコン原子は、原子核が+4の電荷をもち、共有結合でつながっている4個の電子の電荷と合計して総電荷がゼロになることで、結晶内部は中性に保たれている。

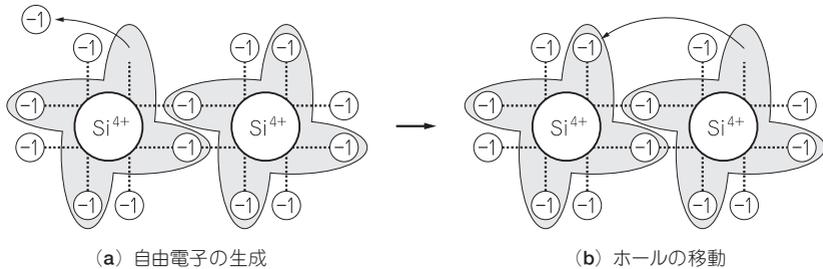


図4.2 自由電子の生成とホールの移動

(a) 共有結合している電子が1個、結合が切れて自由電子となり、どこかへ行ってしまった場合、(b) 空いた穴に、一つ右側のシリコン原子から共有結合を切った電子が1個移動してきたとすると、これは-1の電荷が右から左へと移動したことになり、言い換えると+1の電荷 (=ホール) が左から右へと移動したことになる。

断ち切り、動き回る自由を得ることがあります〔図4.2(a)〕. これを**自由電子**と呼びます.

電子に逃げられた原子では、電荷の合計は、 $(+4) + (-1) \times 3 = +1$ となってしまいます。いま仮に、電子が逃げたあとの「穴」に、右隣の原子から一つの電子が飛び込んできたとしましょう〔図4.2(b)〕. すると今度は、右隣の原子が+1の電荷をもつことになり、電子を受け入れた原子は、電荷の合計が0に戻ります。つまり一つの電子が「右から左へと」「穴から穴へのジャンプ」をしたことで、+1の電荷が逆に「左から右へと」移動したことになります。

このような+1の電荷の移動を、**仮想の+1の電荷をもつ粒子**が移動したかのように考え、その仮想の粒子を**ホール**と呼び、本書では+1を□印で囲んで表します。

ホールの移動とは、現実には穴から穴へジャンプする電子の移動のことです。これと異なり図4.2(a)の自由電子は、行き先となる穴を探す必要はなく、まったく自由に結晶内部を動き回ります。このように同じ電子の移動でも、二つの異なるモードがあることを覚えておいてください。

- ① 自由電子の自由な移動
- ② 結合に束縛された電子が穴から穴へジャンプする移動

4.1.1 N型半導体とP型半導体

半導体のウエハは、いくつもの複雑な工程で構成されています。その中にIon Implantation工程(イオン・インプランテーション工程, 通称:インプラ工程)

と呼ばれる工程が何か所かあります。

これは、リン(P)やボロン(B)などの原子を、シリコン・ウエハの決められた部分にイオン・ビームとして強制的に打ち込む工程であり、原子の種類によってP型のシリコン結晶、N型のシリコン結晶を作り分けることができます。

打ち込む原子の濃度(単位体積あたりの数)をコントロールすれば、「P型の度合いの強い結晶(p^+)」や「P型の度合いの弱い結晶(p^-)」を作り分けることができます。N型でも同様に、 n^+ と n^- を作り分けることが可能です。

さらに、P型の度合いの弱い結晶に、リン原子を濃く打ち込んでN型の結晶に変えることができます。同様にN型の度合いの弱い結晶にボロン原子を濃く打ち込んでP型の結晶へ変更することも可能です。

なお、インプラ工程で打ち込まれた原子は、よほどの高温(千数百 $^{\circ}\text{C}$ 以上)にならない限り、結晶内部を移動することはありません。その位置は固定されています。

ICを製造するウエハ工場は、生のウエハを他社から購入していますが、ウエハは、納入された時点ですでに弱いP型か弱いN型に処理されているのが普通です。これを、P基板のウエハ、N基板のウエハというように区別しており、基板をGNDレベルにするICを作るときはP基板ウエハを、基板を V_{DD} レベルにするICのときはN基板ウエハを使用します。

4.1.2 N型結晶は自由電子にあふれている

最初に、シリコン結晶中にリン(P)原子を打ち込んで、N型の結晶にする場合を説明します。リン原子の原子核 P^{5+} は $5+$ の電荷をもっているため、電気的に中性であるためには、 $(+5)+(-1)\times 5=0$ から、5個の電子と結合している必要があります。図4.3に示すように、5個の電子のうち4個はシリコン原子と同様に共有結合をしていますが、1個の電子だけはたいへん小さなエネルギーで P^{5+} と結合(細い点線で示す)をしています。

この結合は小さなエネルギーでつながっているため、室温でいとも簡単に切れて、電子は自由電子となります。このように1個の電子に逃げられたリン原子は、合計で $(+5)+(-1)\times 4=+1$ の電荷をもつこととなります。このようにリン原子は、電子を供出できるので、ドナー(donor: 供出するもの)と呼ばれます。 $+1$

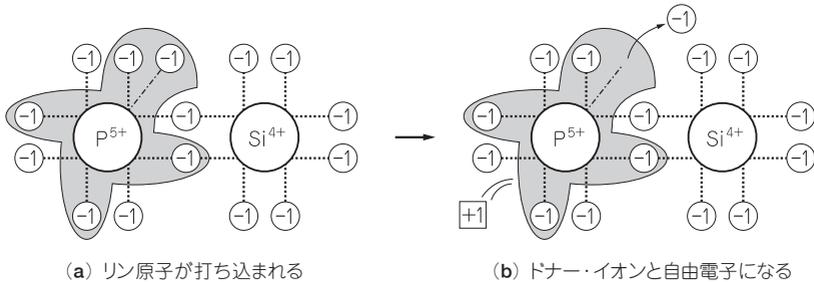


図4.3 N型結晶内での+固定電荷と自由電子の生成

シリコン結晶内部にリン(P)のような5荷の原子を打ち込むと、+5の原子核と共有結合する電子は5個となる。このうちの1個が自由電子となってどこかへ移動してしまおうと、後に残ったリン原子は、 $(+5) + (-4) = +1$ の電荷をもつ固定電荷(場所を移動できない電荷)になる。

の電荷をもっている状態ではドナー・イオンとも呼ばれます。本書では、ドナー・イオンのような移動できないプラス電荷を $\boxed{+1}$ のように四角で囲んで表します。

リン以外のドナーには、ヒ素(As)などがあります。

4.1.3 P型結晶はホールにあふれている

シリコン結晶中にボロン(B)原子を打ち込んで、P型の結晶を作る場合を説明します。ボロン原子の原子核 B^{3+} は3+の電荷をもっているので、電氣的に中性であるためには、3個の電子と結合するだけで十分です。

すると図4.4に示すように、1か所、電子の穴があいてしまいます。前に、シリコン単結晶中で電子が穴から穴へとジャンプして移動するモード(ホールの移動に相当)があると説明しましたが、そのときの移動に要したエネルギーよりもはるかに小さなエネルギーで、ボロン原子のもつ「電子の穴」に向かって、近隣のシリコン原子から、電子がジャンプして移動することができます。移動後は、 B^{3+} の電荷と4個の電子の電荷を合計して、ボロン原子は $(+3) + (-1) \times 4 = -1$ の電荷をもつこととなります。このようにボロン原子は、本来電子が足りないため外から電子の供出を受けます。それでアクセプタ(acceptor:受け入れるもの)と呼ばれます。 -1 の電荷をもっている状態ではアクセプタ・イオンとも呼ばれます。本書では、このアクセプタ・イオンのように移動できないマイナス電荷を $\boxed{-1}$ のように四角で囲んで表します。ボロン以外のアクセプタにはガリウム(Ga)などがあります。