

# 第 1 章

## いろいろなA-Dコンバータ マイコン内蔵A-Dコンバータと専用ICの使い分け

マイコンなどでデータを集録するとき、物理量はアナログなので、そのアナログ信号をデジタル信号に変換する回路が必要です。それがA-Dコンバータです。A-DコンバータのAはAnalogue(アナログ)を、DはDigital(デジタル)を、そしてコンバータ(Converter)は変換器を意味します。

アナログ信号をコンピュータに取り込むときに使う装置もA-Dコンバータと呼ばれますが、本書で扱うのは、そういった装置に内蔵されている電子回路のA-Dコンバータです。

A-Dコンバータは大きく分けて、専用ICの場合と、マイコンなどに機能の一つとして内蔵されている場合があります。本書では主にA-Dコンバータ専用ICを扱いますが、本章ではその二つがどのように違うかを確認しつつ、A-Dコンバータの基礎的な事柄について説明します。

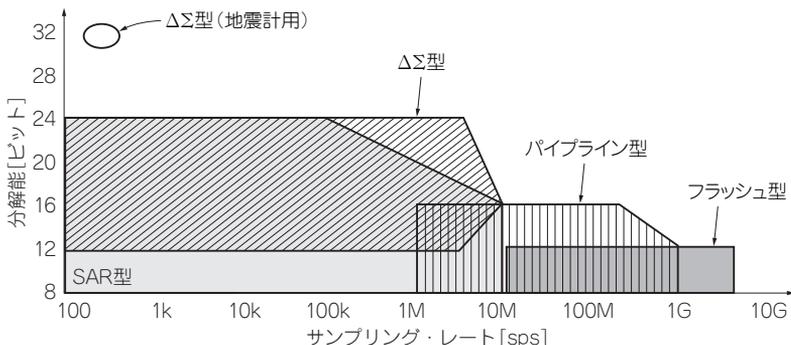
### 1-1

### A-Dコンバータ専用ICの近況と予想

図1-1にいろいろな方式があるA-Dコンバータの性能の分布を示します。横軸はA-Dコンバータのサンプリング・レート(単位はsps, サンプル/秒)、縦軸は分解能です。

サンプリング・レートは扱える周波数範囲の上限を決めてしまいます。必要な帯域(信号周波数の上限)の最低2倍、実用的には2.5倍以上が必要です。分解能は、電圧変化をどの程度細かく判別できるかを示す値で、精度の上限を決めてしまいます。ただし、高分解能だからといって精度が高いとは限らないので、高精度が必要なら分解能とともに精度(非直線性)を確かめます。十分注意してA-Dコンバータを選択してください。

サンプリング・レートと分解能はトレード・オフの関係で、高分解能なら低サンプリング・レート、高サンプリング・レートなら低分解能のどちらかになっています。



【図1-1】 A-Dコンバータの動作原理による分解能/サンプリング・レートの分布  
 図で重なっているところでは、特徴の違いや価格、パッケージなどで選ぶことになる

【表1-1】 各A-D変換方式のメリット・デメリット

必要な速度や分解能によって適する方式が違ってくる

A-D 変換方式	メリット	デメリット	解説
ΔΣ (デルタシグマ)	<ul style="list-style-type: none"> <li>基本的にアンチエイリアシング・フィルタが不要</li> <li>高いSNRを持ち20ビット以上の分解能を実現できる</li> <li>直線性誤差の補正がしやすい</li> <li>原理的にミッシング・コードが発生しない</li> </ul>	<ul style="list-style-type: none"> <li>サンプリング・レートが比較的低い</li> <li>応答が遅いので、A-Dコンバータの入力を高速に切り替える用途には向かない</li> <li>サンプリング・レートが高くなると消費電流が増える</li> </ul>	第3章 第4章
逐次比較 (SAR)	<ul style="list-style-type: none"> <li>サンプリング周波数をいくらでも下げられる</li> <li>マルチプレクサと組み合わせれば入力チャネル数を簡単に増やせる</li> </ul>	<ul style="list-style-type: none"> <li>18ビット以上の分解能では高精度を得にくい(DNLという特性が悪化する)</li> <li>精度が特に悪いと出力しないコードがある(ミッシング・コードという)</li> </ul>	第6章 第7章
フラッシュ	<ul style="list-style-type: none"> <li>最も高速</li> <li>基本的にサンプル&amp;ホールドが不要</li> </ul>	<ul style="list-style-type: none"> <li>分解能を高くしにくい。分解能が高いほど価格が高く、消費電力も大きくなる</li> <li>大きな入力容量を持つので、駆動能力の高いドライバが必要</li> </ul>	第9章
パイプライン	<ul style="list-style-type: none"> <li>高速と高分解能を両立</li> </ul>	<ul style="list-style-type: none"> <li>A-D変換を開始してからデータが出力されるまでの遅れ時間(レイテンシ)がフラッシュ型より長い</li> </ul>	

表1-1に、図に示した4方式のA-Dコンバータの特徴をまとめました。詳細については、表に示した各章で説明します。

### ● 高分解能A-Dコンバータは逐次比較型とΔΣ型が主流

低速・高精度A-Dコンバータでは逐次比較型(SAR)型とΔΣ型が主流で、

10Mspsまでのサンプリング・レートをカバーしています。

SAR型は消費電流が小さく、サンプリング・レートを上限以下なら自由に決められるという特徴があるため、初心者にも使いやすく、汎用A-Dコンバータとして人気があります。8～24ビット分解能のものが市販され入手できます。

$\Delta\Sigma$ 型は、より分解能が高い12～24ビットを入手できます。地震計用として分解能が32ビットのものも市販されています。SAR型と比較すると、分解能では圧倒的に $\Delta\Sigma$ 型に軍配が上がりますが、本来欲しいサンプリング周波数の数倍～数百倍でA-D変換するオーバーサンプリング技術を採用していて、サンプリング・レートのわりに内部は高速動作をしている関係上、SAR型のように消費電流を小さくすることはなかなか困難です。

今後の展開を予想すると、SAR型は消費電流が小さい特徴を維持しつつ、より高分解能・高速な製品が開発されていくでしょう。逆に $\Delta\Sigma$ 型は分解能の点では優位性があるので、より高速で低消費電流の製品が開発されていくことでしょう。特に $\Delta\Sigma$ 型では低消費電流化がキー・ポイントだと思っています。

## ● 高速A-DコンバータはGHzの信号を扱えるものがある

高速A-Dコンバータではパイプライン型とフラッシュ型が現在の主流です。フラッシュ型は高速化に一番適しています。さらに高速化のための技術として、A-Dコンバータを2個以上内蔵して順番に動作させる時間インターリーブを使った5Gspsのものが市販されています。時間インターリーブについては第9章で具体例を挙げています。余談ですが、オシロスコープの分野では、時間インターリーブにより40Gspsを超えるものが登場しています。

フラッシュ型はその構造上、分解能を上げることが困難です。現在12ビットまで入手できます。一方パイプライン型はサンプリング・レートの点ではフラッシュ型に劣りますが、分解能の点では優位性があります。パイプライン型では現在16ビット300Mspsのものが入手できます。

筆者は以前、パソコン用オシロスコープ回路を設計したことがあります。一般のオシロスコープは8ビット1GHzくらいですが、依頼されたのは14ビット100MHzクラスのものでした。このとき感じたのは、「たとえ電圧軸は8ビットでも測定周波数を1GHzまで高くするのは大変難しい」ということと、逆に「測定周波数がかたかだか100MHzでも電圧軸を14ビットにするのは同じように大変だ」ということです。分解能あるいは周波数のみで難しさを考えるのではなく、分解能×周波数で考えるとその難しさが実感できるのではないのでしょうか。

# 3章

## ΔΣ型 A-D コンバータの活用ノウハウ 24ビットまでの分解能がワンチップで得られフィルタ設計も楽

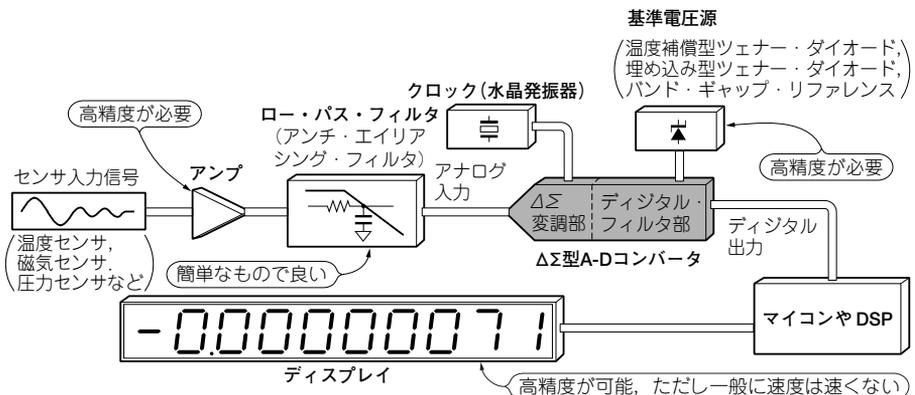
最初に紹介するのはΔΣ型 A-D コンバータです。マイコン内蔵の A-D コンバータでは性能が不足するとき、多くの場合足りないのは分解能や精度ではないでしょうか。そんなときはΔΣが適しています。

ΔΣ型 A-D コンバータの特徴としては、アナログ回路設計の手間がかからないことも挙げられます。アナログ回路設計に慣れていない方でも比較的使いやすいといえます。ただし、カタログ・スペック通りの精度や分解能を得るのは、簡単ではありません。

### 3-1

### 精度が必要ならまず ΔΣ 型を検討してみる

ΔΣ型の特徴を簡単に示したのが図3-1です。基本的には低速で高精度な A-D コンバータと考えてよいと思います。筆者が「おもしろい」と感じた製品を表3-1に挙げておきます。ΔΣの場合、サンプリング・レートという表現が適切ではないの



[図3-1] ΔΣ型 A-D コンバータの特徴

で、変換レートとしています。

$\Delta\Sigma$ 型 A-D コンバータは現在、とても広い分野で応用されています。特徴的な用途は、高精度が必要とされる産業用機器の温度、圧力、重さなどの計測ですが、そのほかデジタル・オーディオ IC、高精度な A-D コンバータを売りにするワンチップ・マイコン、電力測定用 IC、デジタル・メータ用 IC など、数え切れないほどです。

$\Delta\Sigma$ 型 A-D コンバータは動作原理上、高分解能や高精度が比較的安価に得られます。そのため、低コストと高分解能が要求されるオーディオ用から普及が始まりました。ただし、オーディオ用は直流測定を考慮されていないので、精度を要求する計測には使えません。現在では、高分解能に加えて高精度も両立させた直流計測用の  $\Delta\Sigma$  型 A-D コンバータが広く普及しています。

## ● アナログ・フィルタの設計に苦勞しなくてよい

$\Delta\Sigma$ 型 A-D コンバータを最初に紹介する理由は、分解能や精度のわりに安価ということもありますが、もう一つ、アナログ・フィルタに悩まなくて良い、という大きな特徴を持つからです。

A-D コンバータや D-A コンバータのようなサンプリング・システムでは、サンプリング周波数  $f_s$  の  $1/2$  (ナイキスト周波数) 以上の周波数が入力されると、それらの信号はすべて  $0 \sim f_s/2$  の周波数内の信号に加算されてしまいます。これを折り返し誤差 (エイリアシング・エラー) と呼んでいます。

このため、通常は A-D コンバータの前に  $f_s/2$  以上の周波数を除去するロー・パス・フィルタを設置します。これをアンチエイリアシング・フィルタと言います。A-D コンバータ直前に置かれるアンチエイリアシング・フィルタはアナログ・フィルタで構成されます。

このアンチエイリアシング・フィルタに要求される特性は大変厳しく、設計も楽ではありません。ところが  $\Delta\Sigma$  型 A-D コンバータではオーバーサンプリングとデジタル・フィルタという技術が使われていて、その効果が非常に大きいため、アナログ・フィルタが簡単なものですみます。フィルタ回路というほど大げさなものは必要なく、単純な RC フィルタ程度で十分な場合も多いのです。ただし、定数の検討なしに RC フィルタを追加すると、精度を悪化させることがあります。これについては後ほど解説します。

ΔΣ型は高分解能と高精度が比較的手軽に得られて良さそうですが、万能ではありません。苦手な応用に使おうとしないか確認を忘れないほうがよいでしょう。ΔΣ型が向かない場所では、逐次比較型などほかの方式を検討します。

### ● 長所

- 1ビットA-Dコンバータ(=コンパレータ)によるA-D変換なので、原理的にミッシング・コードが発生せず精度面の問題が少ない
- 原理的にミッシング・コードが出ない回路技術と信号処理により、SNRを上げられる
- 20ビット以上の分解能を実現できる
- 積分非直線性誤差が非常に素直な特性をしている(校正がやりやすい)
- 基本的にアンチエイリアシング・フィルタが不要(SNR改善のためには必要)
- IC化に適している

### ● 短所

- 変換レートが低い(オーバーサンプリングを行っているので)
- 応答が遅いので、A-Dコンバータの入力を高速に切り替える用途には向かない
- 変換レートが高くなると消費電流が増える(オーバーサンプリングを行っているので)

### ● カタログ通りの分解能は実現できない

ΔΣ型A-Dコンバータの大きな特徴として、高い分解能があります。ところが、データシートに記載されている分解能の仕様が24ビットだからといって、DCの測定精度が実力で24ビットあるわけではありません。実際に使ってみると16～18ビット程度です。

表3-2に、フルスケール電圧( $V_{FS}$ )が5VのときのA-DコンバータICの分解能と1LSBの関係を示します。5Vを $2^{24}$ (24ビット)で分解したときの1ビット分の電圧(1LSB)は表から $V_{FS}$ の0.000006%です。これはppmで表すと0.06ppmで、dBで表

[表3-2] A-Dコンバータの分解能と1LSB( $V_{FS} = 5V$ の場合)

分解能 $N$ [ビット]	$V_{FS}$ を分解 する数 $2^N$	1LSB [ $\mu V$ ]	$V_{FS}$ に対する 1LSB の割合		
			[%]	[ppm]	[dB]
8	256	19600	0.39	3906	- 48
16	65536	76.5	0.0015	15	- 96
18	262144	19	0.0004	4	- 108
20	1048576	5	0.0001	1	- 120
22	4194304	1.2	0.000024	0.24	- 132
24	16777216	0.3	0.000006	0.06	- 144

すと -144dB です。概略20ビットの1LSBが1ppmです。表3-1を見て分かるように、実際のICの誤差は数ppm以上で、現状ではまだ20ビットの精度にすら至っていません。雑音や温度係数から考えると、24ビットの世界というのは想像を絶する世界なのです。

### ● 16ビット程度以上の精度ならキャリブレーションは必須

例えばLTC2440(リニアテクノロジー)で説明します。このICは、ゲイン誤差10ppm(30ppm<sub>max</sub>)ですから、これは表3-2から約16ビット(14ビット<sub>min</sub>)です。LTC2440のフルスケールを5Vとすると、オフセット誤差2.5 $\mu V$ (5 $\mu V$ <sub>max</sub>)は21ビット(20ビット<sub>min</sub>)相当です。積分非直線性誤差(リニアリティ)は5ppm(15ppm<sub>max</sub>)ですから、これは約18ビット(16ビット<sub>min</sub>)相当です。

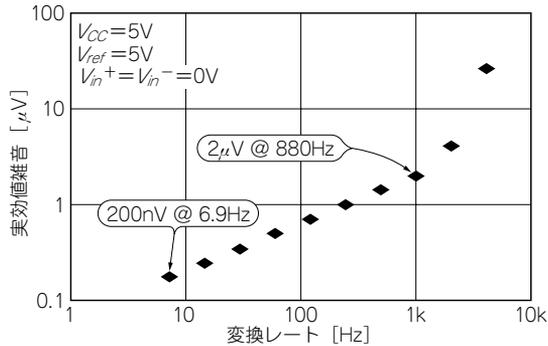
これらの情報から、LTC2440のDC精度はそのまま使うと約16ビットと推測できます。ただし、これらの誤差はキャリブレーション(校正)によって補償できるので、温度ドリフトの方が問題になります。LTC2440の温度ドリフトは小さいので、キャリブレーションをこまめに行うことで測定精度を上げられます。

$\Delta\Sigma$ 型A-Dコンバータは原理的に積分非直線性誤差を非常に小さくでき、しかもそのカーブも単調なので、キャリブレーションが他のタイプのA-Dコンバータより楽にできるメリットがあります。

### ● 精度は雑音によっても制限されてしまう

A-Dコンバータに雑音が混入すると測定データはバラツキます。LTC2440の出力雑音は0.2 $\mu V_{RMS}$ (変換レートが6.9spsのとき)です。コラムで解説しているように、P-P値を考えるには6.6倍すれば良いので0.2 $\times$ 6.6=1.32 $\mu V_{P-P}$ です。これは約22ビット相当になります。

変換レートが高くなると図3-2のように雑音が大きくなります。変換レートが



【図3-2<sup>(8)</sup>】24ビットΔΣ型A-DコンバータIC LTC2440の雑音の実効値と変換レートの関係

880spsのときは $2\mu\text{V}_{\text{RMS}}$ ですから、P-P値は $2 \times 6.6 = 13.2\mu\text{V}_{\text{P-P}}$ となって約16ビット相当になります。

DC電圧測定時に変換レートを高く設定してしまうと、測定データのバラツキが大きくなります。DC電圧を測定するときは、なるべく変換レートを下げるようにした方が精度の良いデータが取れます。得られたデータをデジタル・フィルタで帯域制限してもよいのですが、変換レートを下げる方が効率的です。

▶ アンプ内蔵型は便利だが雑音の面では不利

最近のΔΣ型A-Dコンバータの中にはPGA(プログラマブル・ゲイン・アンプ、増幅率を変えられるアンプ)を内蔵したものがあります。PGAを内蔵したΔΣ型A-Dコンバータは、センサ信号を直接入力できるため回路の小型化が可能です。

これらのICは、アンプを内蔵しないものに比べて入力フルスケール電圧が小さいため(例えば数十mV)、雑音の影響を大きく受けやすい欠点があります。したがって、PGA内蔵型では特に雑音の小さなものを選ぶようにしてください。

● オフセット誤差をなくす回路を搭載した品種もある

表3-1に示したように、A-Dコンバータも24ビット・クラスにもなるとオフセット誤差 $V_{\text{OS}}$ も精度に大きく影響してします。そのため、ΔΣ型A-Dコンバータでは内部の積分器に直流オフセットを原理的にゼロにできる特殊なOPアンプ(チョッパ型OPアンプ)が使用されています。

AD7730(アナログ・デバイセズ)では図3-3のように、デジタル的なオフセット補償技術を使用しています。まず、入力電圧は入力マルチプレクサで交互に切り

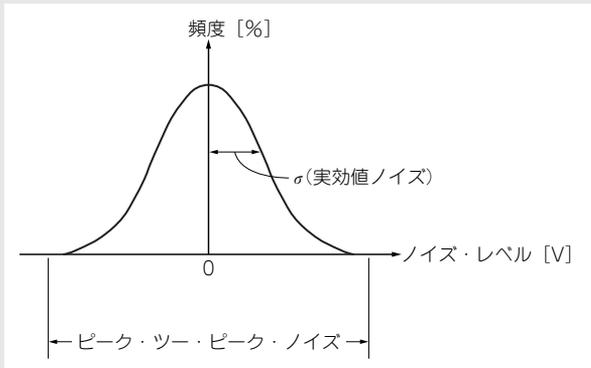
### 雑音による影響は実効値を6～6.6倍したピーク値で考える

通常、雑音の大きさはRMS値(実効値)で表されます。図3-Aのようにランダムで発生する雑音はガウス分布するので、標準偏差 $\sigma$ と実効値は等しくなります。一方、実効値とピーク・ツー・ピーク値(以降P-P値)の関係は図3-Bのようになります。

実際の回路で考えると、実効値は平均的な特性を表すので、バラツキなどを含めた性能の実効値を評価するときにはP-P値の方が適当です。一般的には、RMS値を6.6倍した値をP-P値とします。ほぼ99.9%の確率(時間の割合)で、ノイズはこのピーク値を越えません。

特性を良く見せようとしたらP-P値=6.6×(実効値)ではなく、2×(実効値)にすれば良さそうですが、これだと32%の確率でノイズがこのピーク値を越えてしまうので、実験してみたらすぐに性能が悪いことに気づかれてしまうでしょう。

逆に12×(実効値)のようにP-P値を厳しい仕様にするると、雑音がピーク値を越え



[図3-A] ランダム雑音の標準偏差と実効値

替えられます。CHOP端子を“L”にすると $\Delta\Sigma$ 変調器の入力電圧 $V_{in(CHOP=0)}$ は、次式になります。

$$V_{in(CHOP=0)} = V_{Ain(+)} - V_{Ain(-)} + V_{OS} \dots\dots\dots (3-1)$$

ただし、 $V_{Ain(+)}$ 、 $V_{Ain(-)}$ ；差動入力の正側，負側の電圧

一方、CHOP端子を“H”にすると変調器入力電圧 $V_{in(CHOP=1)}$ は、次の通りです。

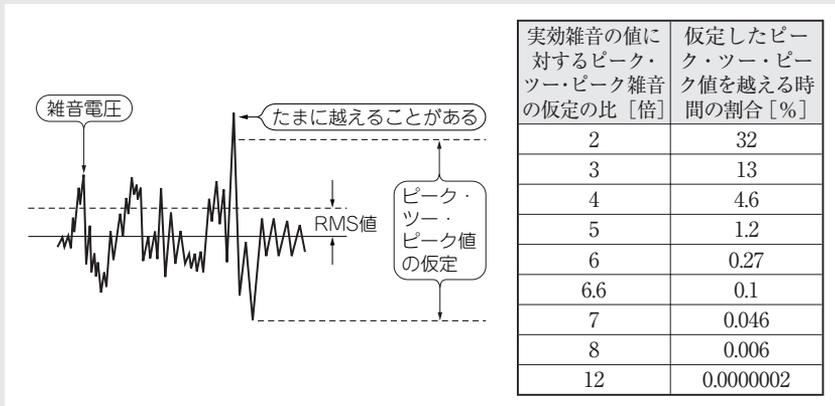
$$V_{in(CHOP=1)} = V_{Ain(-)} - V_{Ain(+)} + V_{OS} \dots\dots\dots (3-2)$$

変調器出力は出力マルチプレクサによって交互に切り替えられます。前述と同じ

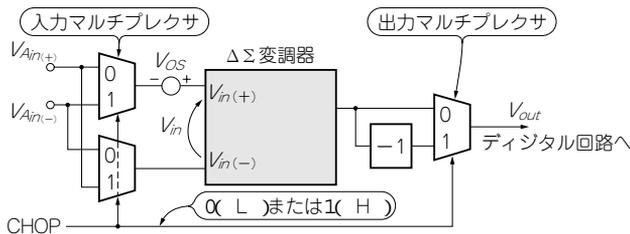
る確率はわずか0.0000002%しかありません。今度はオーバ・スペックと思われてしまい、「もっとスペックを下げてその分安くしてくれ」という要求が出てくるでしょう。結局、P-P値は雑音の実効値の6.6倍、あるいは $\pm 3\sigma (=6 \times \text{実効値})$ が一般的です。

余談ですが、「 $\pm 6\sigma (12\sigma)$ で実験器の評価をしてほしい」との依頼を受けたことがありました。筆者の経験では $\pm 3\sigma (6\sigma)$ が一般的と思っていたので、 $\pm 6\sigma (12\sigma)$ の話は寝耳に水でした。「 $12\sigma$ と $6\sigma$ はただか2倍の差」とあなどっては大変なことになります。図3-Bに示していますが、 $6\sigma$ と $12\sigma$ では測定時間に大変な開きがあります。大雑把に計算しても $0.27\% / 0.0000002\% = 1.35 \times 10^6$ 倍もの差が生じてしまいます。

見積りの段階でこのような話があれば多少の心構えもできたのですが、後出しに近いものでしたので、「筆者のところではこのような測定は困難」とお断りさせて頂きました。世の中には大変な世界もあるものだと驚かされた一件でした。



[図3-B] 雑音の実効値とピーク・ツー・ピーク雑音の関係



[図3-3] オフセット誤差をキャンセルするAD7730のチョッピング動作

# 第6章

## 逐次比較型 A-D コンバータの使い方 分解能と速度のバランスがよくさまざまな用途に応用できる

逐次比較 (SAR) 型 A-D コンバータもよく使われている A-D コンバータで、多くの IC メーカーから市販されています。分解能や精度は  $\Delta\Sigma$  型に譲りますが、比較的サンプリング・レートの高い品種が多く、低消費電力で多入力にしやすいといった特徴から、多くの分野で使われています。ワンチップ・マイコンに内蔵された A-D コンバータも多くの場合、この SAR 型です。

逐次比較 (SAR ; Successive Approximation Register) 型 A-D コンバータは、速度、精度、価格の点で非常にバランスのとれた A-D 変換方式で、多くの IC メーカーから市販されています。

表 6-1 に、比較的高分解能・高速な逐次比較型 A-D コンバータの一例を示します。表では 16 ビットの品種を多くとりあげましたが、実際には 8~12 ビットの汎用タイプが人気のようです。変換原理上、同時サンプリング…複数入力を同じタイミングでサンプリングする用途に向くことから、入力が多チャネルな IC も増えています。複数信号の時間差や位相差をデジタル解析するには同時サンプリングが必須です。

6-1

### 逐次比較型 A-D コンバータの長所と短所

#### ● サンプリング周波数をいくらでも下げられる

逐次比較型の最大の特徴です。極端な話では、サンプリング信号がワンショット・パルス(そのとき1回だけ交換)でも良いということです。当たり前のように思えますが、ほかの A-D コンバータではそうはいきません。

$\Delta\Sigma$  型 A-D コンバータはオーバーサンプリングをするため、サンプリング信号は連続信号である必要があります。必要なときだけ A-D 変換することはできず、常に A-D 変換し続けなければいけません。また、後で紹介する高速 A-D コンバータでは、サンプリング周波数が数 M~数十 MHz というように周波数範囲が決められ

[表 6-1] 逐次比較型 A-D コンバータの例

型名	分解能 [ビット]	ノー・ミッ シング・コ ード [ビット]	変換時間 max [ $\mu$ s]	積分非直線 性誤差 [LSB]	微分非直線 性誤差 [LSB]	オフセット	
						誤差 [mV]	ドリフト [ppm/°C]
ADS8422IB	16	16	0.18 (4 Msps)	1 (2 <sub>max</sub> )	0.7 (1.5 <sub>max</sub> )	0.25 (0.5 <sub>max</sub> )	0.2
ADS8372IB	16	16	1.16 (0.6 Msps)	0.35 (0.75 <sub>max</sub> )	0.25 (0.5 <sub>max</sub> )	0.25 (0.75 <sub>max</sub> )	0.2
ADS8322YB	16	15	1.6 (0.5 Msps)	3 (6 <sub>max</sub> )	—	0.5 (1 <sub>max</sub> )	—
ADS8364Y	16	14	— (0.25 Msps)	3 (8 <sub>max</sub> )	1.5	0.05 (2 <sub>max</sub> )	0.8
TLC4541	16	—	— (0.2 Msps)	— (2.5 <sub>max</sub> )	— (- 1 <sub>min</sub> , 2 <sub>max</sub> )	(3.5 <sub>max</sub> )	—
AD7641	18	18	0.5 (2 Msps)	2 (3 <sub>max</sub> )	— (- 1 <sub>min</sub> , + 2 <sub>max</sub> )	15 LSB	0.5
AD7621	16	16	0.333 <sub>typ</sub> (3 Msps)	1 (2 <sub>max</sub> )	— (- 1 <sub>min</sub> , + 2 <sub>max</sub> )	30 LSB	1
AD7490	12	12	0.8 (1 Msps)	— (1 <sub>max</sub> )	— (- 0.95 <sub>min</sub> ~ + 1.5 <sub>max</sub> )	(8 LSB <sub>max</sub> )	—
AD7266	12	12	0.5 (2 Msps)	0.5 (1 <sub>max</sub> )	(0.99 <sub>max</sub> )	(7 LSB <sub>max</sub> )	—
AD7676	16	16	1.25 $\mu$ s (0.5 Msps)	— (1 <sub>max</sub> )	—	(8 LSB <sub>max</sub> )	—
AD7686C	16	16	— (0.5 Msps)	0.6 (2 <sub>max</sub> )	— (- 1 <sub>min</sub> , + 1.5 <sub>max</sub> )	0.1 (1.6 <sub>max</sub> )	0.3
AD7688	16	16	— (0.5 Msps)	0.4 (1.5 <sub>max</sub> )	0.4 (1 <sub>max</sub> )	0.1 (1.6 <sub>max</sub> )	0.3
AD7656B	16	16 (25°C)	3.1 (0.25 Msps)	1 (3 <sub>max</sub> )	—	0.004% (0.023 <sub>max</sub> )	—
LTC1608A	16	16	1.8 (0.5 Msps)	0.5 (2 <sub>max</sub> )	—	0.05% (0.125 <sub>max</sub> )	0.5
LTC1604	16	16 (15 <sub>min</sub> )	2.8 (0.333 Msps)	1 (4 <sub>max</sub> )	—	0.05% (0.15 <sub>max</sub> )	0.5
LTC1412	12	12	0.333 (3 Msps)	0.35 (1 <sub>max</sub> )	0.25 (1 <sub>max</sub> )	2 LSB (6 LSB <sub>max</sub> )	—
LTC1408	14	14	0.667 (0.6 Msps)	0.5 (3 <sub>max</sub> )	—	1 (3 <sub>max</sub> )	—
MAX1276	12	12	0.556 (1.8 Msps)	— (1.25 <sub>max</sub> )	— (1 <sub>max</sub> )	(6 LSB <sub>max</sub> )	1

TI: テキサス・インスツルメンツ, ADI: アナログ・デバイセズ, LT: リニアテクノロジー,

ゲイン		SNR [dB]	電圧/電流 [V/mA]	内部基準電圧 [V]	メーカー	備考
誤差 [%]	ドリフト [ppm/°C]					
0.05 (0.1 <sub>max</sub> )	2	93 (10 kHz)	5/24 3/12	4.096 (6 ppm/°C)	TI	
(0.075 <sub>max</sub> )	1.5	93.5 (1 kHz)	5, 3.3/22	4.096 (25 ppm/°C)		
0.12 (0.25 <sub>max</sub> )	—	83 (100 kHz)	5/17	2.50 (20 ppm/°C)		
0.05 (0.25 <sub>max</sub> )	2	83.2 (100 kHz)	5/80, 5/2.5 2.7 ~ 3.6/0.2	2.50 (20 ppm/°C)		6ch 同時サンプリング
— (2 mV <sub>max</sub> )	—	85 (15 kHz)	5/3.5	—		
— (0.25 <sub>max</sub> )	1	93.5 (20 kHz)	2.5/23 2.5/2.5	2.048 (10 ppm/°C)	ADI	
— (0.38 <sub>max</sub> )	2	90 (20 kHz)	2.5/25 2.5/3.6 2.3 ~ 3.6/1	2.048 (7 ppm/°C)		
— (2 <sub>max</sub> )	—	69.5 <sub>min.</sub> (50 kHz)	2.7 ~ 5.25/2.5	—		16ch 入力
— (2.5 <sub>max</sub> )	—	71 <sub>min.</sub> (50 kHz)	2.7 ~ 5.25/2.5	—		3ch 入力を 2 回路
— (22 LSB <sub>max</sub> )	—	94 (20 kHz)	2.7 ~ 5.25/6.4	—		
2 (6 <sub>max</sub> )	0.3	92.7 (20 kHz)	5/9.5, 5/3.9 2.1 ~ 5.25/0.037	—		
2 (6 <sub>max</sub> )	0.3	95.5 (20 kHz)	5, 2.3 ~ 5, 1.8 ~ 5/3.75 mW	—		
0.22 (0.75 <sub>max</sub> )	—	86.5 (50 kHz)	± 5 ~ ± 15, 5, 3 ~ 51	2.500 (6 ppm/°C)		6ch 同時サンプリング
0.125 (0.25 <sub>max</sub> )	15	90 (5 kHz)	+ 5/22 - 5/32	2.500 (15 ppm/°C)	LT	
— (0.25 <sub>max</sub> )	15	90 (5 kHz)	+ 5/18 - 5/26	2.500 (15 ppm/°C)		
— (15 LSB <sub>max</sub> )	15	72.5 (100 kHz)	+ 5/12 - 5/18	2.500 (15 ppm/°C)		
2 mV (12 mV <sub>max</sub> )	1	79 (300 kHz)	2.7 ~ 3.6/5	2.500 (15 ppm/°C)		6ch 同時サンプリング
(6 LSB <sub>max</sub> )	2	70 (525 kHz)	5/8 1.8 ~ 5/1	4.096 (50 ppm/°C)		MAX

MAX：マキシム・インテグレートッド・プロダグツ

ているものが多くあります。

サンプリング周波数を自由に下げられることで得られるメリットは何でしょうか。例えばFFTアナライザを挙げることができます。FFTアナライザは、周波数レンジがたくさんあります。例えば、1Hz～100kHz、あるいは1m～10kHzなどです。この間をさらに細かく(1/3/5)分割できます。これら多くの周波数レンジに対応するには、サンプリング周波数を自由に選べる逐次比較型A-Dコンバータがうってつけなのです。ほかの方式でも同様のことはできますが、複雑で大変です。

ワンショット・パルスでも測定できることを利用して、測定したい信号が入力されるときだけA-D変換し、それ以外のときは動作を停止させれば、平均消費電流を小さくすることもできます。

### ● 入力チャネル数を簡単に増やせる

逐次比較型A-Dコンバータは、A-D変換する間だけ信号を用意できればよいので、信号切り替え器を使って入力チャネル数を簡単に増やせます。

複数の入力信号から一つの信号を選ぶ切り替え器をマルチプレクサと呼びます。非常に多いチャネルのA-D変換が必要になったときは、マルチプレクサと組み合わせることで、安価にシステムを構築できます。A-D変換のタイミングを自由に選べる逐次比較型ならではといえます。逐次比較型A-DコンバータICのなかにはマルチプレクサを内蔵しているものも多くあり、通常は4～16チャネル程度です。マルチプレクサを外付けすると数十～数千チャネルまで増やせます。

### ● 16ビット以上の分解能だと精度が十分でない場合も

逐次比較型A-Dコンバータでは、高分解能なICほど微分非直線性(DNL)という特性が悪化する傾向にあります。1ビット当たりの電圧幅が理想よりずれてしまう誤差です。

DNLの単位はLSB(最下位ビットの大きさ)で表します。0.5LSB以下であれば優秀だといえます。DNLが $\pm 1$ LSB以上になると、出力コードが存在しない、通称ミス・コードやミッシング・コードと呼ばれる現象が起きる可能性があります。さらにDNLが悪化して $\pm 1$ LSBを大きく越えると、アナログ入力が増加しているにも関わらず、出力コードが減少するといった非単調増加特性(non-monotonicity)を生じます。非単調増加特性は非単調性とも呼ばれます。

非単調増加特性は、応用によっては大きな問題になることがあります。例えば自動制御への応用で、A-Dコンバータを使って帰還回路を構成する場合、使用する

# 第7章

## 逐次比較型 A-D コンバータのしくみ 非直線性の発生原因とサンプル&ホールド回路の必要性を理解する

逐次比較型 A-D コンバータは、サンプリング・レートの条件がゆるいので、アンチエイリアシング・フィルタが必要なことを除けば、最も使いやすい A-D コンバータといえます。そのかわり、誤差が  $\Delta\Sigma$  型に及ばなかったり、IC によってはサンプル&ホールド回路を別に用意する必要があります。その理由は、動作原理から理解するとしっかり把握できます。

### 7-1 アナログ電圧をデジタル・データに変換するしくみ

図 7-1 に示すように、逐次比較型 A-D コンバータは、D-A コンバータ、コンパレータ、逐次比較レジスタ (SAR)、クロックの 4 ブロックから構成されています。実際の IC では、変換動作の間入力電圧を保持するサンプル&ホールド・アンプが  $\times$  の箇所に入っています (古い品種では内蔵していないものもある)。

クロック内蔵の IC であれば、アナログ信号を入力するだけで A-D 変換できます。

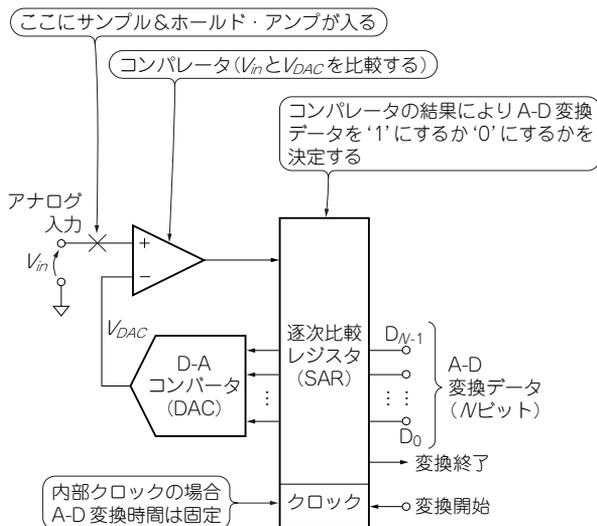
#### ● 変換のしくみは天秤を使った計測方法と同じ

逐次比較型 A-D コンバータの動作は、図 7-1 (b) のように天秤で重さを量るときの動作によく例えられます。分解能が 4 ビットの場合、1g、2g、4g、8g といった 2 進数の重みづけ (バイナリ・ウエイト) を持ったおもりを用意し、天秤の片方の皿に被測定物を乗せます。

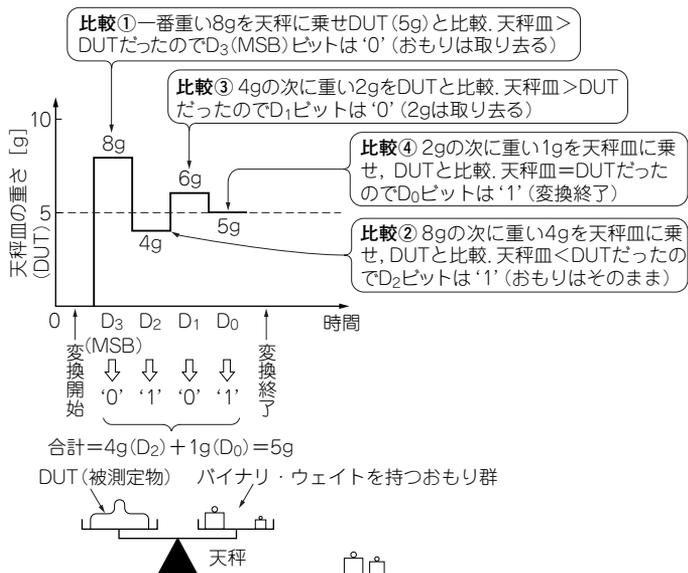
今回は話を簡単にするため、 $D_3 \sim D_0$  の 4 ビットにします。最も重いおもりの 8g は、最も重み付けの大きいビット (MSB) の  $D_3$  に相当し、最も軽い 1g は、最も重み付けの小さいビット (LSB) の  $D_0$  です。

被測定物の重さを 5g としましょう。変換の手順は次の通りです。

- ① 最も重いおもり (この場合は 8g) を、もう一方の天秤皿に乗せて比較します。  
この場合は、おもり合計 > 被測定物 なので、8g は取り去り、 $D_3$  ビット



(a) 内部ブロック図



(b) 変換のしくみ

【図7-1】 逐次比較型A-Dコンバータの動作原理

(MSB)は'0'とします。

- ② 8gの次に重い4gのおもりを天秤皿に乗せて比較します。今度は、おもり合計<被測定物 なので、4gは乗せたままにしてD<sub>2</sub>ビットを'1'にします。
- ③ 4gの次に重い2gのおもりを追加(合計6g)して比較します。今度は重くなり過ぎ、おもり合計>被測定物 なので、2gのおもりは取り去ってD<sub>1</sub>ビットを'0'にします。
- ④ 最後に、一番軽いおもり1gを天秤皿に乗せて比較します。その結果、天秤は平衡したのでD<sub>0</sub>ビットは'1'にします。このときのおもりの合計、すなわち5gが被測定物の重さになります。最終的な出力データは“0101”が得られます。

### ● その名の通り上位ビットから逐次、比較していく

逐次比較型A-Dコンバータはこれらの動作を電气的に行います。天秤はコンパレータ、D-Aコンバータはおもり群に相当します。おもりを乗せたり取り除いたりする作業は、逐次比較レジスタが行います。

上位ビットから順番に比較して値を決めていくので、変換中はアナログ電圧を変えないようにします。そのため、サンプル&ホールド・アンプのホールド機能を用います。

変換のしくみから分かるように、逐次比較型A-Dコンバータは比較動作がビット数分必要です。ビット数が多くなるほど変換時間が長くなってしまいます。その代わりに、内蔵のD-Aコンバータに多ビットで高精度なものを使用すれば、精度の良い変換ができます。

## 7-2

### 逐次比較型で問題になりやすい非直線性誤差

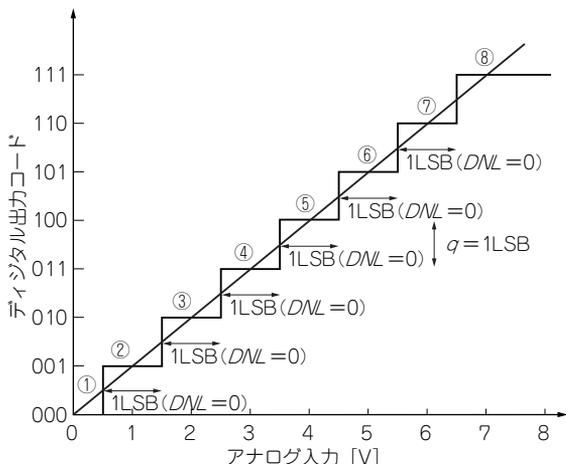
逐次比較型A-Dコンバータの性能は、前述の天秤の例ではおもりの精度、すなわちD-Aコンバータの精度にかかっています。D-Aコンバータの精度が悪いと、補正がしにくい誤差である非直線性が悪化します。

### ● 逐次比較型で問題になるのは微分非直線性誤差DNL

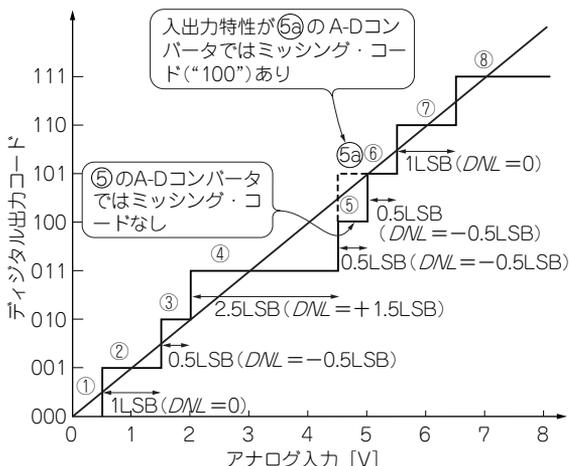
微分非直線性誤差(DNL: Differential Non Linearity)は、マルチビット・タイプの逐次比較型A-Dコンバータや、第9章で紹介する高速型A-Dコンバータでは非常に重要な仕様です。ΔΣ型A-Dコンバータではほとんど発生しないので、問題にな

りません。

微分非直線性誤差とはデジタル・コード1LSBの変化に対するアナログ入力変化の度合いです。図7-2(a)は3ビットの場合の理想的なA-Dコンバータの入出力特性です。アナログ入力1LSBの変化ごとに、デジタル出力もちゃんと1LSBずつ変化しています。このときのDNLをゼロとします。図7-2(b)では、デジタル出



(a) 分解能3ビットの理想入出力特性 ( $DNL=0$ )



(b)  $DNL=+1.5LSB$ の場合

[図7-2] 微分非直線性DNLとミッシング・コードの関係

力が“010”→“011”の変化点に注目すると、アナログ入力理想的な1LSBではなく、それより少ない0.5LSBで変化していることがわかります(③の箇所)。

$DNL$ は図7-2(a)の理想的な状態をゼロとするので、この場合の0.5LSB変化では $DNL = 0.5 - 1 = -0.5LSB$ となります。逆に、デジタル・コードが“011”→“100”の場合はアナログ入力の変化が2.5LSBもあるので、 $DNL$ は $+2.5 - 1 = +1.5LSB$ となります(④の箇所)。

このように、 $DNL$ は出力データの変化ごとの非直線性誤差を表しているので、微分(差動)非直線性誤差と名づけられています。簡単に言うと、微分非直線性誤差はA-D変換の滑らかさを表していると言えます。

図7-3に、18ビット0.5MSPs逐次比較型A-DコンバータIC AD7688(アナログ・デバイセズ)の微分非直線性誤差を示します。このICの $DNL$ は $+0.37LSB/-0.21LSB$ (標準値)であることがわかります。これは非常に良好な特性です。

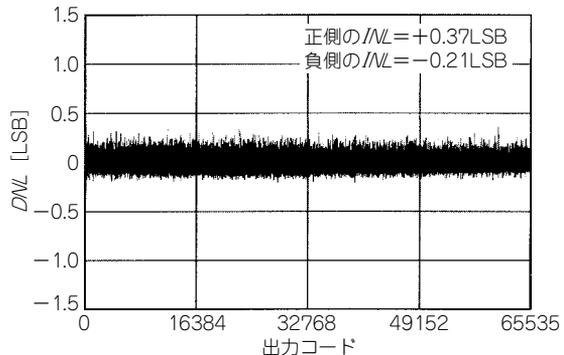
### ● $DNL$ が悪いと出力しないコードがある

$DNL$ が $\pm 1LSB$ を越えると出力コードが存在しない、通称ミス・コードや、ミッシング・コードと呼ばれる現象が起きる可能性があります。

図7-2(b)をもう一度見てください。この3ビットA-Dコンバータの $DNL$ は $+1.5/-0.5LSB$ でした。図中⑤で、 $DNL = -1LSB$ とした場合の5aでは“100”のコードが欠けます。すなわち、ミッシング・コードが生じています。

$DNL = -0.5LSB$ にしたときの⑤ならば“100”のコードは存在しているので、ミッシング・コードは回避できています。+側の $DNL$ はこのようにミッシング・コードを避けることが可能です。

-側の $DNL$ では、 $DNL = -1LSB$ にてミッシング・コードが生じてしまいます。



[図7-3(5)] 出力コード- $DNL$ 特性の例(AD7688の場合)

例えば、図7-2(b)の③の $DNL = -0.5LSB$ がもっと小さくなって $-1LSB$ になった場合を考えてみましょう。“010”のコードは存在せず、ミッシング・コードとなります。さらに $DNL$ が悪化して $DNL < -1LSB$ になると、アナログ入力が増加しているにも関わらず、出力コードが減少するといった非単調増加特性(non-monotonicity)を生じてしまいます。

### ● 天秤とおもりの例えでミッシング・コードを理解する

最も重いおもりは8gでしたが、精度が悪くて7gしかなかったとしましょう。ちょうど1LSB分の誤差です。

被測定物が7gなら、4g、2g、1gの合計7gが天秤に乗って平衡しますので、データは“0111”です。被測定物が8gだと、本当は最も重いおもり8gだけで天秤が平衡してデータは“1000”になるはずですが、ところが、8gのはずが7gしかないので、さらに1g乗せたときに天秤は平衡します。つまり、出力データは“1001”になってしまいます。この状態では、7gから8gに重さを少しずつ変えていっても“1000”という出力データは得られません。

ミッシング・コードは、MSBなど重み付けの大きなビットが持つ値に、わずかに1LSB分の誤差があるだけで発生します。LSBに対するMSBの誤差は10ビットなら0.1%ですが、16ビットでは0.0015%ととても小さくなります。高ビットになるほど、 $DNL$ を小さくして、ミッシング・コードをなくすことは難しくなります。

### ● 用途によってはミッシング・コードのないビット数の確認が必要

非単調増加特性は、応用によっては大きな問題になることがあります。例えば自動制御システムでは、A-Dコンバータを使って得たデータを使いフィードバック制御をすることがあります。使用するA-Dコンバータにミッシング・コードがあると、その付近で安定点が見つかりません。加えて非単調増加特性がある場合は、局部的に負帰還が正帰還になってしまいます。

$DNL < \pm 1LSB$ ならば単調増加特性が保証されます。また、ミッシング・コードも生じません。12~14ビットまでの逐次比較型A-DコンバータICでは通常、フル・ビットまでミッシング・コードがないことを保証していますが、さすがに16~18ビットともなるとオプション対応になっています。

自分の用途で非単調増加特性が必要かどうか確認した方がよいでしょう。単に「分解能が16~18ビットあればよい」という応用であれば、それほど神経質になることはありません。

# 第8章

## アンチエイリアシング・フィルタの作り方 折り返し雑音を防ぐために必要な特性をどのように考えるか

A-D変換ICの前段に設置するアナログ・フィルタ(アンチエイリアシング・フィルタ)は非常に重要な回路ですが、部品点数が多い(次数が大きい)ので難しいと思われがちです。こつをつかめば、それほど難しいものではありません。フィルタ回路の背景はアナログ・フィルタ設計の専門書に譲るとして、ここでは設計の要点だけ紹介します。

### 8-1 アンチエイリアシング・フィルタの仕様の考え方

#### ● アンチエイリアシング・フィルタの特性

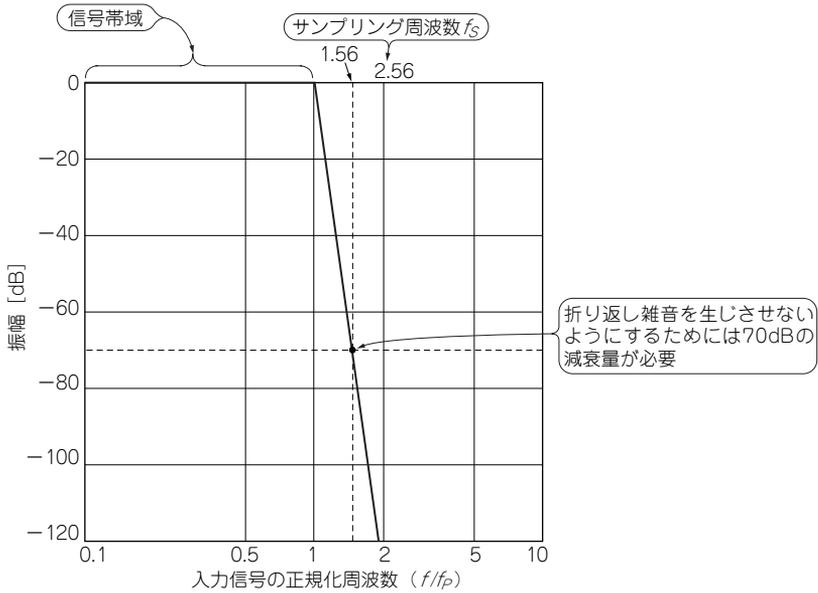
図8-1と表8-1を見てください。これは12ビットのA-Dコンバータ用のアンチエイリアシング・フィルタを設計するときによく使われている仕様です。LPFのカットオフ周波数を1に正規化して説明します。実際の周波数は、正規化した周波数にカットオフ周波数を乗算して算出できます。

LPFはカットオフ周波数以下で信号を通過させるので、信号帯域の上限からカットオフ周波数を決めます。ただし、カットオフ周波数は振幅が-3dBなどに減衰する周波数なので、信号の上限周波数をそのままカットオフ周波数にすればよいとは限りません。

[表8-1] 12ビットA-Dコンバータ用アンチエイリアシング・フィルタの仕様例

これは図8-1で信号帯域の上限=カットオフ周波数を1kHzとしたときに相当する

項目	記号	値
通過域の上限周波数	$f_P$	1000 Hz
通過域リップル	$R_P^{(\max)}$	3 dB
減衰量が-70 dBになる周波数	$f_H$	1560 Hz
$f_H$ における減衰量	$A_S^{(\min)}$	70 dB 以上



[図8-1] 12ビットA-Dコンバータ用アンチエイリアシング・フィルタに必要な特性  
 周波数は、カットオフ周波数を1とした相対的な表現(正規化という)

● ビット数とサンプリング周波数からフィルタの仕様が決まる

本当は、正規化した入力周波数が1以上で無限大に減衰するロー・パス・フィルタが理想です。しかし、現実にはそれは不可能です。入力周波数が1以上で急峻に減衰するフィルタを入れて、入力周波数が1以下に折り返される成分を十分減衰させます。このとき必要な減衰量  $A_{S(\min)}$  [dB] は、使用するA-Dコンバータの分解能を  $N$  [ビット] とすると、次式で求まります。

$$A_{S(\min)} \geq 6N \text{ [dB]} \dots\dots\dots (8-1)$$

今回の例で使うのは12ビットのA-Dコンバータですから、式(8-1)より  $12 \times 6 = 72$  dB以上が必要な減衰量になります。ここでは、計算のしやすさから70dBピタリとしました。

次に、この減衰量がどのくらいの周波数で得られないと困るのかを考えます。そのためにはA-Dコンバータのサンプリング周波数  $f_s$  の値が必要です。信号帯域の上限はカットオフ周波数だとして良いでしょう。ここではFFTアナライザなどの計測器で一般的な比率として、カットオフ周波数の2.56倍をサンプリング周波数  $f_s$  とします。サンプリング定理通りの2倍ぴったりではなく、余裕をみて高くしていま

す。図8-1のようにサンプリング周波数2.56ですから、 $2.56/2=1.28$ 以上の周波数成分は、すべて信号帯域に折り返し誤差を生じる原因となります。

信号周波数帯域の0~1に折り返すのは、入力周波数 $f_m \times (2.56-1) \sim 2.56$ の帯域です。従って、正規化周波数1.56で70dB減衰するロー・パス・フィルタを設計すれば良いわけです。もちろん、もっと急峻なフィルタを入れればダイナミック・レンジは向上しますが、フィルタの設計がさらに大変になります。過剰仕様にならないように適当な値で妥協することも大事です。

後述するようにサンプリング周波数を2.56ではなく5や10と高くすると、傾斜のゆるいフィルタで済むため、設計がさらに楽になります。

### ● 仕様からフィルタ特性と次数をうまく選ぶ

アナログ・フィルタでは、カットオフ周波数から先の傾斜を決める要素に次数と特性の二つがあります。急峻なフィルタは高い次数が必要ですが、部品点数が増えると同時に、高精度な部品を使う必要が出てきます。高次のフィルタでは、製作することも困難になるので、できるだけ低い次数を目指します。

フィルタの次数はフィルタ特性で大きく異なります。代表的な三つのフィルタ特性(バターワース、チェビシェフ、連立チェビシェフ)で必要な次数を求めてみました。以降、次の記号を使用します。

#### (1) 通過域上限周波数 $f_p$ [Hz]

通過域における最大周波数(通称カットオフ周波数)です。

#### (2) 通過域リプル $R_{Pmax}$ [dB]

通過域におけるリプル値(通過域精度)です。バターワース特性では通常3dBですが、通過域精度が厳しい応用ではバターワース特性でも例えば0.1dBなど小さい値にします。その場合、カットオフ周波数は $f_p$ より高くなるので、フィルタ次数はより高くなります。

#### (3) 減衰域下端周波数 $f_H$ [Hz]

減衰域における最小周波数です。

#### (4) 減衰域最小減衰量 $A_{S(min)}$ [dB]

減衰域における最小減衰量です。

#### ▶ フィルタ次数を小さくするには

フィルタ次数は、次の方法で小さくできます。

- $R_{Pmax}$  を大きくする(通過域誤差が大きい)
- $A_{S(min)}$  を小さくする(減衰量が小さい)

# 第 10 章

## デジタル・アイソレータ活用ノウハウ 電源ノイズの発生源を理解して効果的に対策する

A-D変換回路は、ノイズの影響を受けやすいアナログ回路と、ノイズ源になりやすいデジタルが混在した回路です。その上、パソコンやDSP回路など、ノイズ源となる機器と接続することも多いでしょう。このような回路では「絶縁」によるノイズ対策が非常に効果的です。現在はデジタル回路向けに作られた絶縁用IC、デジタル・アイソレータを使うのが便利なので、その使い方について解説します。

### 10-1 デジタル回路のノイズがアナログ回路に影響するのを防ぐには

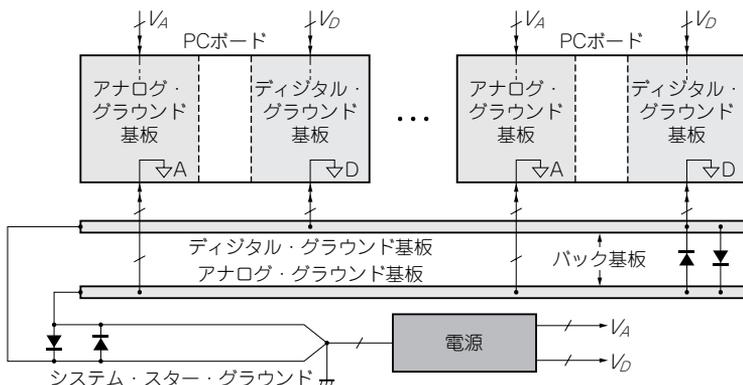
- **アナログ・デジタル混在でグラウンド接続点に困ったらアイソレータの出番**  
アナログ回路とデジタル回路が混在したいわゆるアナ・デジ回路では、アナログ・グラウンドとデジタル・グラウンドをどこで繋ぐかに悩むことがよくあります。言い換えると、きれいなアナログ・グラウンドと、大量にスイッチング・ノイズが乗っている汚いデジタル・グラウンドの分離に悩まされるわけです。  
この両者を不用意に接続しようものなら、デジタル・グラウンドからのノイズ攻撃に悲鳴を上げること間違いなしです。

- **A-Dコンバータにおいてグラウンドを分離する方法**

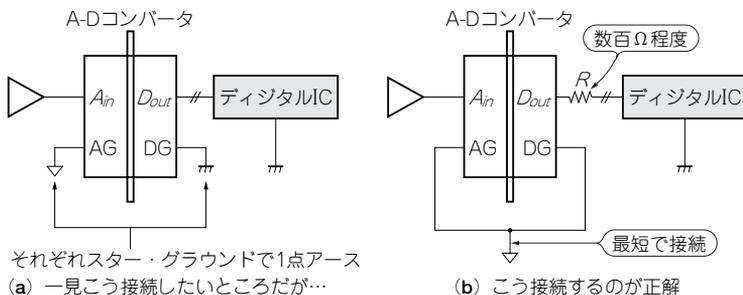
図10-1を見てください。これはアナログ回路とデジタル回路が1枚の基板上に複数回路実装されたケースです。

アナログ・グラウンドはできるだけきれいにしたいので、デジタル・グラウンドとは分離します。とはいえ、アナログ・グラウンドとデジタル・グラウンドとはどこかで繋がらないといけませんから、電源回路のコンデンサの根元で1点アースします。これをスター・グラウンドやメッカ・グラウンドと呼んでいます。

この場合、二つのグラウンド間に大きな電位が生じてしまうとICを壊してしま



【図10-1】アナログ・グラウンドとデジタル・グラウンドを分離して1点で接続  
スター・グラウンドと呼ばれる基本的な考え方。必要な考え方だが、実際には難しい



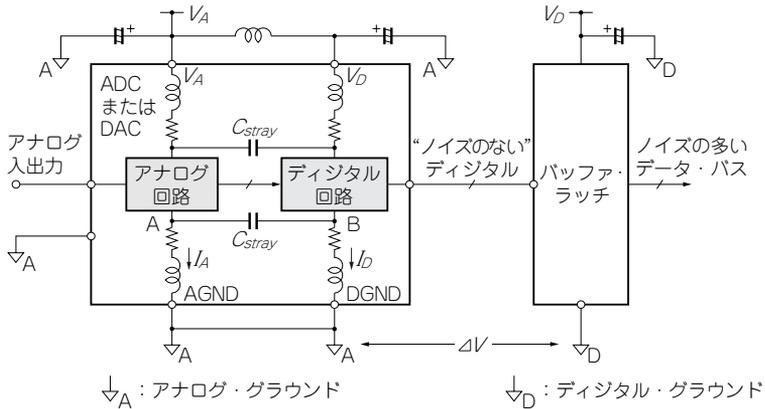
【図10-2】A-Dコンバータにある二つのグラウンドの接続方法

うので、通常はショットキー・バリア・ダイオードを図のように付けておきます。

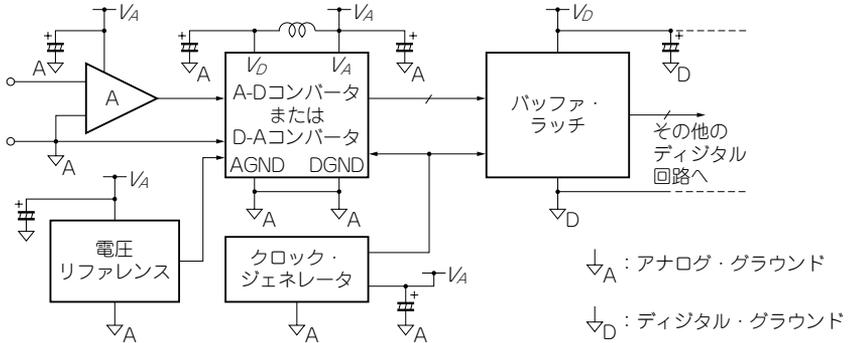
### ▶ A-Dコンバータにある二つのGNDの繋ぎ方

A-DコンバータICにも、アナログ・グラウンドAGNDとデジタル・グラウンドDGNDがありますが、この二つは基板の場合と異なり、**図10-2(b)**のようにIC直近でアナログ・グラウンドに繋がります。その理由を説明しましょう。

このような二つのグラウンドを持つA-DコンバータIC内部では、デジタル信号とアナログ信号がリークするのを防ぐために、**図10-3**のようにアナログ回路とデジタル回路でグラウンドの分離が行われています。高速で変化するデジタル電流がB点で発生し、浮遊容量 $C_{stray}$ を通してA点のアナログ信号にリークします。通常、 $C_{stray}$ は最小に抑えられているので、ICの性能はこれで保証されています。あとは、これ以上のリークが生じないように、A-DコンバータICのAGNDと



[図10-3] A-D コンバータの内部では GND が分離されている  
本来接続する必要があるグラウンドをノイズ対策のために分離している



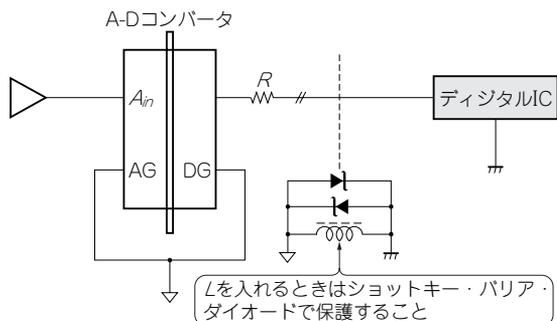
[図10-4] A-D コンバータがある回路でのグラウンドや電源の処理方法  
D-A コンバータなど、アナログとデジタルが共存する回路なら同様に処理する

DGND を最短距離で繋ぐことが必要です。

DGND を接続するリード線にインダクタンスがあると B 点により大きなデジタル・ノイズが発生し、 $C_{stray}$  を通じてアナログ信号にリークしてしまいます。従って、図 10-4 のように配線します。A-D コンバータ以外の IC からのリークを抑えるために、図 10-2 (b) のように A-D コンバータの出力に数十～数百  $\Omega$  程度の抵抗を付けておきます。

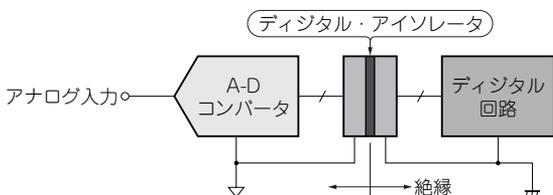
▶  $L$  によりもっと積極的に分離する場合もある

図 10-5 は、アナログ・グラウンドとデジタル・グラウンド間にインダクタ  $L$  を挿入し、グラウンド分離をさらに積極的に行った例です。この場合もインダクタ



[図10-5] グラウンドの分離をより徹底したい場合はLを使う

ショットキー・バリア・ダイオードは二つのグラウンドに電位差を作らないために挿入する



[図10-6] デジタル・アイソレータを使うとアナログ部とデジタル部のグラウンドを確実に分離できる

コストは上がるが、グラウンドの引き回しに悩む必要がなくなる

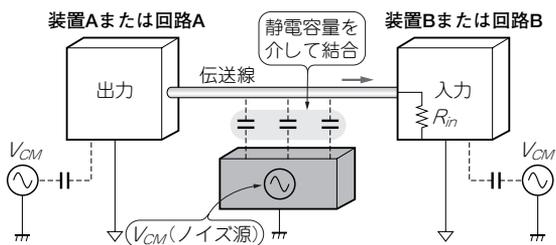
Lと並列にショットキー・バリア・ダイオードが必要です。

### ● デジタル・アイソレータを使う方法が効果的

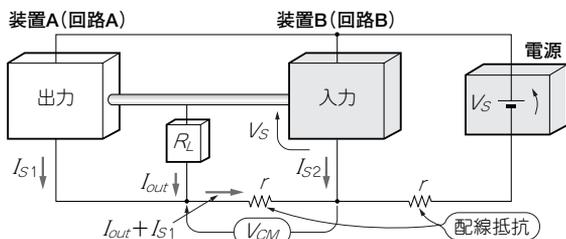
しかし、一所懸命グラウンド分離を行っても、期待通りのSNRが得られるとは限りません。なぜなら、基板のオートワークに大きく左右されるからです。そんなときにはデジタル・アイソレータICを使うのが効果的です。図10-6に示すように、確実にグラウンドを分離することができます。

## 10-2 コモン・モード・ノイズの影響を避けるにも絶縁が有効

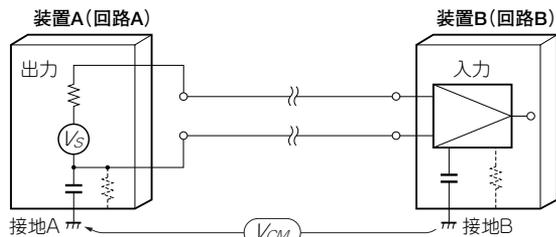
A-D変換回路はパソコンや大きなシステムと接続する場合があります。このとき、ノイズに悩まされることがよくあります。それはコモン・モード・ノイズが原因です。



(a) ノイズ発生源となる装置が近くであり、浮遊容量による結合によってコモン・モード・ノイズが侵入するケース



(b) 電源と装置Bが共有するグラウンド(配線プリント・パターン)に回路電流が流れるケース



(c) 装置の各接地場所の間に生じている電位差がコモン・モード・ノイズとなるケース

【図10-7】 コモン・モード・ノイズの発生源と回路への影響

## ● コモン・モード・ノイズ発生のおこり

図10-7に示すのは、コモン・モード・ノイズの発生源と回路への影響の仕方です。コモン・モード・ノイズは、

- 入力装置側(計測器など)のグラウンド電位と、出力装置側(センサなど)のグラウンド電位の違い
- 誘導電圧

などによって簡単に発生します。そして入力装置と出力装置との距離が離れている