

第6章

ソース接地増幅回路と 差動増幅回路

CMOS OPアンプの構成における基本は、ソース接地増幅回路と差動増幅回路と呼ばれるものです。OPアンプ回路の設計に入る前に、各増幅回路の動作のあらましを理解しておきましょう。

6-1 ソース接地増幅回路

● 負荷を定電流源として扱うのが基本

MOSトランジスタと抵抗で構成したソース接地増幅回路と呼ばれるものが、増幅のもっとも基本的な形です。図6-1にその構成を示します。この回路において入力 V_{in} は直流成分 V_{IN} と交流成分 v_{in} で構成されています。低周波小信号等価回路を図6-2に示します。この等価回路における電圧利得は、

$$\frac{v_{out}}{v_{in}} = -g_{m1} \frac{R_L r_{o1}}{R_L + r_{o1}} \quad \dots\dots\dots (6-1)$$

となります。

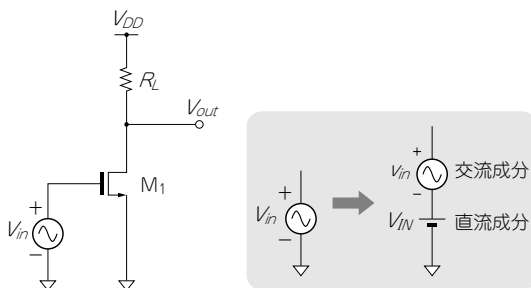
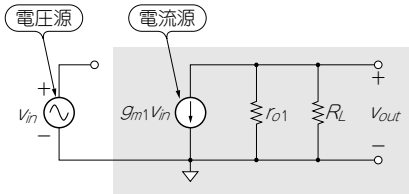


図6-1 抵抗を用いたソース接地増幅回路



g_{m1} : トランスコンダクタンス
 r_{o1} : 出力抵抗

図 6-2 ソース接地増幅回路の小信号等価回路

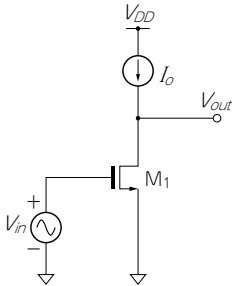


図 6-3 理想電流源を用いたソース接地増幅回路

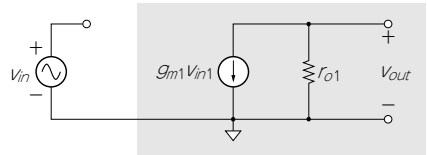


図 6-4 ソース接地増幅回路の小信号等価回路

図 6-1 の抵抗 R_L を理想電流源で置き換えたときの回路を図 6-3 に示します。理想電流源というのは理想的な定電流特性をもっているのです。出力抵抗 r_o は無限大となるところが本来の特徴です。小信号等価回路は図 6-4 のようになります。電圧利得は、

$$\frac{v_{out}}{v_{in}} = -g_{m1}r_{o1} \quad \dots\dots\dots (6-2)$$

で求められます。

図 6-3 の理想電流源を PMOS カレント・ソースで置き換えた回路を図 6-5 に示します。PMOS トランジスタ M_2 のバイアス電圧の与え方は、第 5 章でも示したようにカレント・ミラー回路を用いて図 6-6 のように行います。このときの小信号等価回路を図 6-7(a) に示します。この等価回路には電流源 M_2 の出力抵抗 r_{o2} が含まれています。 M_2 のソース-ゲート間電圧は直流成分しかないので、 $v_{sg2} = 0$ です。したがって、図 6-7(b) のように描き直します。

この回路の電圧利得は、

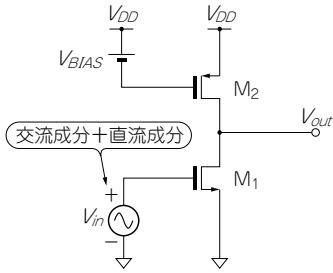


図6-5 カレント・ソースを用いたソース接地増幅回路

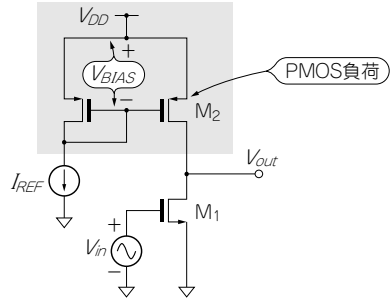
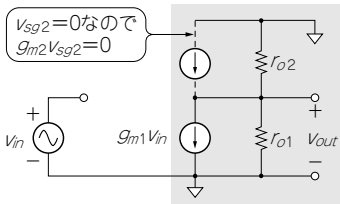
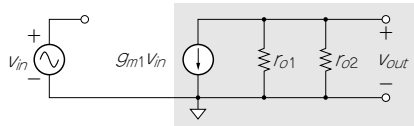


図6-6 カレント・ソース (PMOS負荷) を用いたソース接地増幅回路



(a) 元の等価回路



(b) M2のVsg2=0なので

図6-7 ソース接地増幅回路の小信号等価回路

$$\begin{aligned} \frac{v_{out}}{v_{in}} &= -g_{m1} (r_{o1} // r_{o2})^{*6-1} \\ &= -g_{m1} \frac{r_{o1} r_{o2}}{r_{o1} + r_{o2}} \dots\dots\dots (6-3) \end{aligned}$$

です。ドレイン・コンダクタンスを用いて表すと、

$$\frac{v_{out}}{v_{in}} = \frac{-g_{m1}}{g_{d1} + g_{d2}} \dots\dots\dots (6-4)$$

となります。たとえば固有利得 $g_m r_o (= g_m / g_d) = 50$ とすると、およそ25倍の利得が得られます。

図6-8に、ダイオード接続したMOSトランジスタを負荷としてソース接地増幅回路を示します。図6-9に示す小信号等価回路から式を立てると、電圧利得は次のようになります。

$$g_{m1} v_{in} + g_{m2} v_{out} + (g_{d1} + g_{d2}) v_{out} = 0 \dots\dots\dots (6-5)$$

*6-1 //は並列の意味

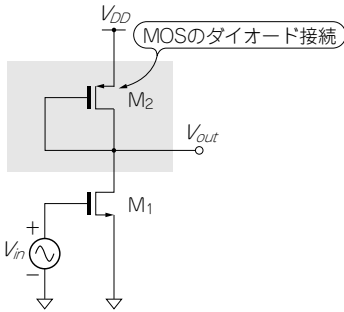


図6-8 ダイオード接続した負荷を用いたソース接地増幅回路

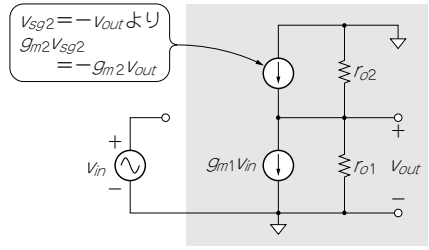


図6-9 ダイオード接続した負荷を用いたソース接地増幅回路の小信号等価回路

$$\frac{v_{out}}{v_{in}} = - \frac{g_{m1}}{g_{m2} + g_{d2} + g_{d1}}$$

$$\cong - \frac{g_{m1}}{g_{m2}} \dots\dots\dots (6-6)$$

ダイオード接続したMOSトランジスタはインピーダンスが低い(=1/g_{m2})ため、図6-6の回路と比べて電圧利得は小さくなります(数倍程度)。

● 利得を高くするために…カスコード型ソース接地増幅回路

図6-10にカスコード型ソース接地増幅回路を示します。カスコード型ソース接地増幅回路では、出力抵抗がより高くなるため、電圧利得が高くなります。使用するプロセスにもよりますが、1,000～10,000倍くらいの利得を実現することが可能です。図6-11に小信号等価回路を示します。この等価回路から、

$$g_{m1}v_{in} + g_{d1}v_x = -g_{m2}v_x + g_{d2}(v_{out} - v_x)$$

$$= g_{m3}v_y + g_{d3}(v_y - v_{out}) = -g_{d4}v_y \dots\dots\dots (6-7)$$

が成り立ちます。式(6-7)をv_{out}/v_{in}について解くと、

$$\frac{v_{out}}{v_{in}} = \frac{-g_{m1}}{\frac{g_{d4}g_{d3}}{g_{m3}} + \frac{g_{d1}g_{d2}}{g_{m2}}}$$

$$= \frac{-g_{m1}}{\frac{1}{g_{m3}r_{o3}r_{o4}} + \frac{1}{g_{m2}r_{o2}r_{o1}}} \dots\dots\dots (6-8)$$