

序章

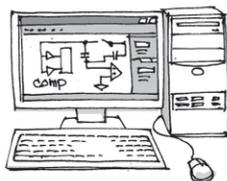
CMOSアナログ回路を SPICEを使って設計しよう

● 本書の読者ターゲット

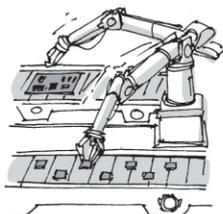
本書がターゲットとしている読者は、一つには半導体の会社でCMOSアナログIC/LSIの設計にこれから携わろうとしている方々です。また一つには、同じく半導体の会社で、アナログ設計者と密にコミュニケーションをとることが必要な部署、たとえばプロセス、モデリング、品質保証、テスト、プロダクト、アプリケーションそしてマーケティングなどに携わっている人たちにも読んでいただきたいと思っています。また、半導体の会社にいなくても、トランジスタで動く回



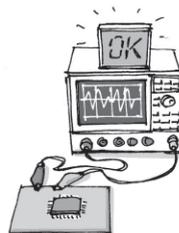
マーケティング・
エンジニア



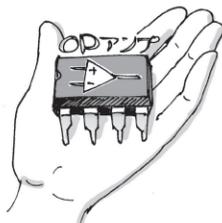
アプリケーション・
エンジニア



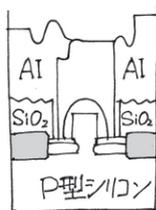
プロダクト・
エンジニア



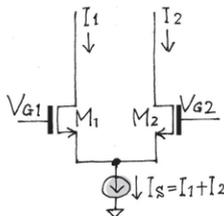
テスト・
エンジニア



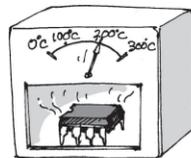
アナログIC
設計者



プロセス・
エンジニア



モデル・
エンジニア



品質
エンジニア

本書の読者対象

路がどうして作れるのか、大いに興味をもたれている方々も同様に歓迎します。

さて、アナログ回路として代表的なものには、OPアンプ回路、A-D/D-Aコンバータ回路、DC-DCコンバータ回路、Phase-Locked Loop (PLL)回路などがあります。これらの回路のうち純粋なアナログ回路はOPアンプ回路ぐらいで、そのほかの回路にはかならずカウンタやステート・マシンなどのデジタル回路が必要となります。

現実には、これらのアナログ回路の設計に携わっている人たちは、本書で説明しているデジタル回路の内容程度のことは理解していると考えてください。

● 半導体集積回路の作り方 —— 精度の高い「比」を作ることが重要

アナログ回路の内部では、同じ電圧値をもつ部分を何か所も作ったり、同じ電流値の流れる枝を何本も作ったりすることで、**電圧や電流の比**をどこまで精度よく作れるかが半導体集積回路を設計するときのキー・ポイントです。

その意味で集積回路は、写真技術を応用したリソグラフィと呼ばれる**パターン生成技術**で作られるわけですから、同じ抵抗値の抵抗を何個も作ったり、同じサイズや特性をもったトランジスタを何個も作ったりすることは、得意中の得意といえます。つまりアナログ回路は**集積回路**で作ると、もっとも精度よく**比**が作れて、かつシンプルな設計が可能になります。

ただし、集積回路で回路設計をする際には、半導体特有の性質、つまりトランジスタの特性を基本とした**デバイスの知識**が必要になります。本書がデバイスの章を設けているのは、これが理由です。

● トランジスタ回路の設計に必要な「寄生容量」と「寄生抵抗」の計算をSPICEで行う

集積回路の設計に欠かせないのは、有名な回路シミュレーション・ツール**SPICE**です。回路設計を行うときには、SPICEの機能の一つであるDC解析で、回路が静止しているときの電圧と電流が妥当な値であるかどうかをチェックします。次にトランジェント(過渡:TR)解析で時間の経過につれて回路がどう動くか、そのようすを見ます。多くの回路の場合、設計にはトランジェント解析にもっとも多くの時間を割きます。最後に、AC(小信号)解析で回路が意図せ

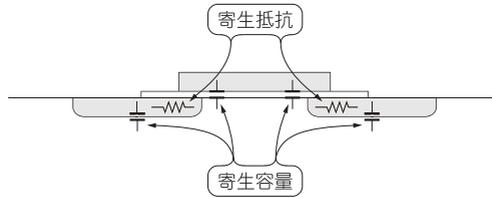


図1 半導体の製造時にできる寄生抵抗と寄生容量

ぬ発振をするリスクを負っていないか確認します。ここでSPICEを使用することがなぜ大切かという点、その一つの理由として、SPICEはトランジスタにかならず付いてくる**寄生容量**や**寄生抵抗**を正確に計算して、シミュレーションを実行してくれるからです。実際に経験すればすぐに分かることですが、回路の一つ一つのトランジスタについて、寄生容量や寄生抵抗を人が手計算で求めるのは、実にはたいへんな仕事です(図1)。

最近では、PSpiceやLTspiceのように、個人が自宅のパソコンで使用できるSPICEも何種類か登場しています。LTspiceは米国リニアテクノロジー社が無償で提供しているSPICEです。これまで無償のSPICEはかならず回路規模に制限があったのですが、LTspiceはたいへんうれしいことにこの制限がありません。使用方法についてはCQ出版社からもテキストが出ています⁽⁷⁾。トランジスタのモデルも、最新のナノ・テクノロジーのものでなければ、手に入れることは難しくありません。

じつはこのSPICEを使い慣れ、**SPICEを嫌いにならないことこそが**、アナログ回路設計をする上では、最重要なことなのです。おおげさないうと、**SPICE**^{どう}**道**なるものがあるといっても過言ではありません。新しい回路のアイデアも、SPICEで繰り返しシミュレーションしながら考えるというのが実際に行われていることです。

● SPICEでアナログ回路とデジタル回路の両方をシミュレーションする

そこで本書では、アナログ回路とデジタル回路の両方について、SPICEでいろいろなシミュレーションの試行ができるようになるまでの最低限の知識を、なるべく分かりやすい形で提供するのが第一の目標です。大規模なデジタル回路のシミュレーションには、ロジック・シミュレータという専用のプログラムを使用するのが慣例ですが、ここで説明する程度の小規模なデジタル回路で

第1章

CMOSアナログ回路の 基礎

この章では、MOS (Metal Oxide Semiconductor) トランジスタの動作を説明したあと、基本的な回路をいくつか説明し、さらにOPアンプ (Operational Amplifier)、電圧源、電流源に話を進めていきます。

温度が変化しても値の変わらない、電圧源や電流源を設計するところまでが本章の目的です。たいへんざっくりしたいいい方ですが、OPアンプ、電圧源、電流源の三つの回路があれば、だいたいのアナログ回路は設計できます。

本章では、小信号等価回路を用いず、回路の説明をしています。なお、本書では、以下のSPICE (Simulation Program with Integrated Circuit Emphasis) モデルを使用しています。

http://cmosedu.com/cmos1/cmosedu_models.txt

このWebページは、参考文献(5)のサポート・ホームページの一部で、チャンネル長 $1\mu\text{m}$ (マイクロン)のCMOS (Complementary MOS) のSPICEモデル・ファイル (LEVEL=3) です。

1.1 MOSトランジスタの基礎

1.1.1 MOSトランジスタ

まずはMOSトランジスタの特徴を3点まとめておきます (図1.1)。

- ① 現実には、CMOSという種類のトランジスタは存在せず、NMOSトランジスタとPMOSトランジスタの2種類のトランジスタがあるのみです。この二つをペアでCMOSと呼んでいます。その理由は1.2.1節で説明します。
- ② NMOSトランジスタとPMOSトランジスタは、どちらも四つの端子があり、そ

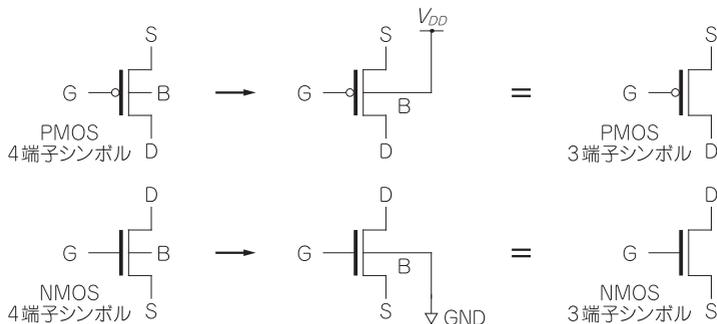
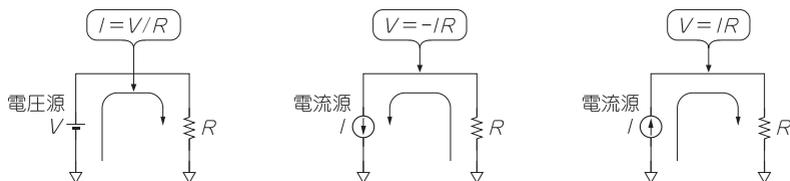


図1.1 PMOSシンボルとNMOSシンボル

3端子シンボルが使用される場合、NMOSトランジスタでは基板端子BはGNDに接続され、PMOSトランジスタでは基板端子Bは V_{DD} に接続されているものとみなす。Gはゲート、Dはドレイン、Sはソース、Bはバルク。



(a) 電圧と抵抗で発生する電流 (b) 電流と抵抗で発生する負の電圧 (c) 電流と抵抗で発生する正の電圧

図1.2 電圧源と電流源

電圧源は、電圧を固定するが電流は他人まかせとなる。電流源は、電流を固定するが電圧は他人まかせとなる。

それぞれS(ソース)、D(ドレイン)、G(ゲート)、B(バルク)と呼ばれています。

- ③ バルク端子は、多くの場合、NMOSトランジスタではGND(0V)に固定され、PMOSトランジスタでは電源(V_{DD})に固定されています。特にデジタル回路ではかならずそのように接続されています。

1.1.2 電圧源と電流源

本題に入る前に、電圧源と電流源について確認しておきます。

電圧源は指定された電圧を出しますが、自分自身に流れる電流は、その電圧源の外に接続された回路によって決定されます。図1.2(a)の例では、抵抗 R に流れる電流 V/R が、そのまま電圧源にも流れます。

同様に**電流源**は指定された電流を流しますが、自分自身の両端電圧は、その電流源の外に接続された回路によって決定されます。図1.2(b)の例ではノード

コラムA ◆ NMOSトランジスタの構造

図1.Aの上半分はNMOSトランジスタをチップ表面側から見た場合を示します。長方形、「 n^+ 」と「ゲート・ポリ」が重なったところがチャンネル（電流の通る道）です。

L が電流の流れる方向で「チャンネル長」といいます。 W は電流を「川」にたとえれば「川幅」のことです。図1.Aの下半分は、カッターの刃を紙面に垂直にAA'で立ててNMOSをカットした場合の断面を見たものです。

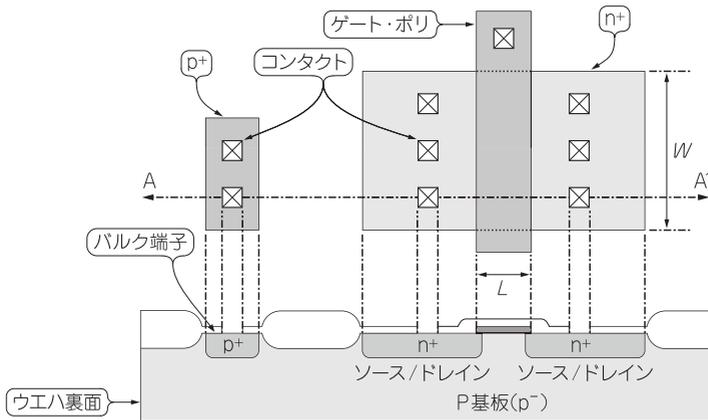


図1.A NMOS構造. 上から見たところ(上) 断面図(下)

(接点:Node)の電圧は $-IR$ となり、図1.2(c)では IR となります。抵抗では電位の高い方から低い方へ電流が流れるので、図1.2(b)ではマイナス電圧、図1.2(c)ではプラス電圧になります。

一般に、トランジスタや各種の電気回路を調べる際には、電圧源にて既知の電圧を加えて、そこに流れる電流を調べたり、また電流源にて既知の電流を流し込み、発生する電圧を調べたりします。

1.1.3 NMOSトランジスタの特性

NMOSトランジスタの特性を説明します(図1.3)。PMOSトランジスタの特性は、NMOSトランジスタと似ており、1.1.4節で簡単に説明します。

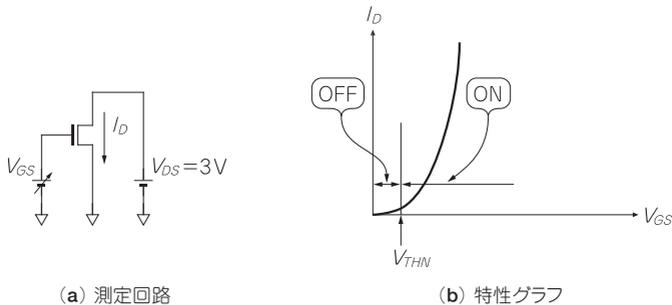


図1.3 ドレイン電流 I_D のゲート-ソース電圧 V_{GS} 依存性

NMOSトランジスタのドレイン電圧を固定して、ゲート-ソース電圧 V_{GS} を0Vから増加していくと、ドレイン電流 I_D は、 V_{THN} (しきい値電圧)を越したあたりから、放物線状に増加する。

NMOSトランジスタのドレイン-ソース間に流れる電流は、

① ゲート-ソース間の電圧差, $V_{GS} = V_G - V_S$

と、

② ドレイン-ソース間の電圧差, $V_{DS} = V_D - V_S$

とでコントロールされています。

③ 電流の式は、

$$I_D = I_{D(sat)} \cdot (1 + \lambda \cdot V_{DS}) \tag{1.1}$$

式(1.1)の中の $I_{D(sat)}$ は、さらに次の式で表せます。

$$I_{D(sat)} = \frac{1}{2} \cdot \mu_n \cdot C_{ox} \cdot \frac{W}{L} \cdot (V_{GS} - V_{THN})^2 \tag{1.2}$$

ここでは、 $(V_{GS} - V_{THN})^2$ という2乗の項に特に注目してください。ここで、“sat”とは“Saturation (飽和)”という意味で次ページに説明します。ほかのパラメータは、名前のみ以下に列記します。

$I_{D(sat)}$: 飽和領域と三極管領域の境界におけるドレイン電流

λ : チャネル長変調パラメータ

V_{THN} : NMOSトランジスタスレッショルド電圧. しきい値電圧とも呼ぶ. 約0.1~1.0V

μ_n : 電子の移動度

C_{ox} : ゲート酸化膜容量 (単位面積あたり)

W/L : トランジスタ・サイズ. W = トランジスタの幅, L = チャネル長

第2章

CMOS デジタル回路

本章では、最初にデジタル回路の基本回路であるインバータ (INV と略す)、NAND, NOR, Dラッチ, フリップフロップなどの“論理ゲート”がMOSトランジスタでどのように設計されているかを説明し、そのあと、それら論理ゲートを応用して、各種の回路ブロックを作っていきます。

カウンタ, レジスタ, ステート・マシンがあれば、かなりの種類のデジタル回路を設計することができます。

本題に入る前に“1”と“0”あるいはHとLの意味を確認しておきます。

これらはデジタル回路が扱う“電圧レベル”のことで、正論理では高い方の電圧レベルが“1”またはH, 低い方の電圧レベルが“0”またはLです。正論理については次節で解説します。

すべてのIC, LSIには、かならず電源ピンとグラウンド (GND) ピンがあり、電源ピンは V_{DD} , V_{CC} , V_{in} などと呼ばれ、GNDピンはGND, V_{SS} などと呼ばれています。どの名前で呼ぶかは、ICメーカー各社によって異なり、またIC, LSIの種類によっても異なりますが、本書では一貫して、電源電圧を V_{DD} , グラウンドをGNDと呼びます。 V_{DD} が1またはH, GNDが0またはLです (正論理)。

2.1 インバータ, NAND, NOR

CMOS デジタル回路の基本回路であるINV, NAND, NORにつき、それぞれ正論理, 負論理のシンボルを図2.1に示します。

シンボルの左側に「入力ピン」、右側に「出力ピン」があり、入力されるデジタル信号に対して処理をし、その結果を出力します。「ピン」とは、短い棒のこ

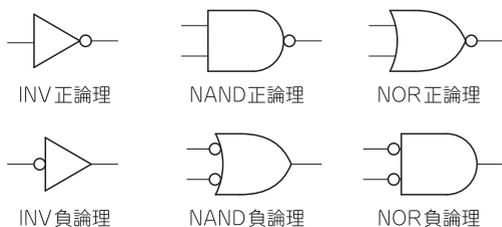


図2.1 正論理シンボルと負論理シンボル

INV (インバータ), NAND, NOR のそれぞれについての正論理シンボルと負論理シンボル。



図2.2 INV 正論理/負論理シンボル

とです。

本書では“正論理のシンボル”(上段)とは、入力ピンに○印が付かないシンボルのことをいい、“負論理のシンボル”(下段)とは入力ピンに○印が付くシンボルのこととします(図2.1)。

○印は「ゼロ」,「負」の意味です。○印のないピンは「1」,「正」の意味です。

2.1.1 インバータ(INV)とは

インバータとは、英語の動詞INVERT(逆にする)からきており、名前のおり入力信号の電圧レベルを逆にして出力します。

- ① 入力=1 のとき出力=0
- ② 入力=0 のとき出力=1

正論理のシンボルは“入力=1 のとき出力=0”を強調したいときに用い、負論理のシンボルは“入力=0 のとき出力=1”を強調したいときに用います(図2.2)。

2.1.2 AND タイプとOR タイプのシンボル

論理シンボルの形には、図2.3のように2種類あります。ここで××や△△には、1または0が入ります。「すべて」と「少なくとも一つが」の違いで、シンボルの形が異なることに注意してください。

最初にANDシンボルとORシンボルを作ります。入力側、出力側の両方に、棒だけのピンをつけると、正論理のANDと正論理のORができます(図2.4)。

さて次は、正論理のANDとORに対して、“出力側にのみ”○印をつけます。

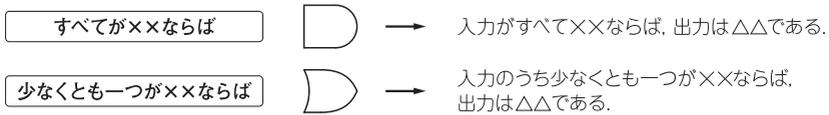


図2.3 「すべてが××ならば」と「少なくとも一つが××ならば」
ANDのシンボルとORのシンボルは異なる意味がある。



図2.4 AND正論理シンボルとOR正論理シンボル



図2.5 NAND正論理シンボルとNOR正論理シンボル

すると, 正論理の「NAND」と「NOR」ができます(図2.5)。

2.1.3 負論理のシンボル(本書に限定した呼び方)

負論理のシンボルを考えると, 何でこんな面倒なものを作ったのかと不思議に思われるかもしれませんが, 実際は回路図の論理を読みやすくする上でたいへん重宝します。また, NAND, NORなどをMOSトランジスタで作る場合, 理解の助けになります。

さて, 正論理から負論理へシンボルを変換する方法を図2.6で説明します。

まずピンを切り離し, 入力側のピンには○印を足し, 出力側のピンからは○印を消します。そしてシンボルのタイプ(形)を逆にします。つまり今がANDならばORに変え, 今がORならばANDに変えます。そして最後に, シンボルとピンを再びつなぐと, 負論理のシンボルができ上がります。

結果としてNAND, NORの負論理シンボルは, 図2.7のようになります。

ANDとORの負論理シンボルも, あまり目にすることはありませんが, 図2.8

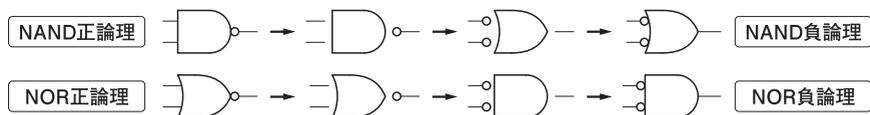


図2.6 正論理シンボルから負論理シンボルへの変換方法

棒には○を加え，○は消して棒に変え，シンボル本体はOR ↔ AND と変換する。

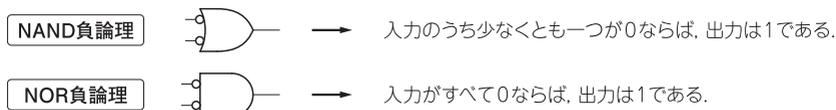


図2.7 NAND 負論理シンボルとNOR 負論理シンボル

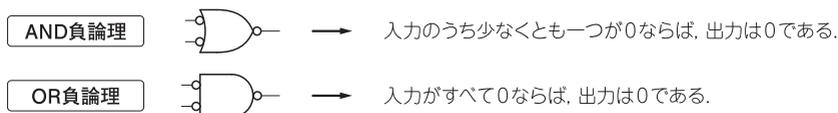


図2.8 AND 負論理シンボルとOR 負論理シンボル

に示しておきます。

2.1.4 NANDの論理

まずはNANDです。正論理と負論理のシンボルを図2.9に示します。AとB、2入力の組み合わせを表にしました(表2.1)。Aが1と0、Bも1と0の二つの場合があるので、(1)、(2)、(3)、(4)の合計で4種類の組み合わせがあります。

(1)の場合のみ、OUT = 0、(2)、(3)、(4)ではOUT = 1となります。

正論理のNANDの意味は“入力のすべてが1ならば、つまり表2.1の(1)ならば、OUTが0、それ以外の場合は、OUTは1になる”となります。

一方、負論理のNANDは、“入力のうち少なくとも一つが0ならば、つまり表2.1の(2)、(3)、(4)の場合ならば、OUTが1になる。それ以外の場合(1)では、OUTは0になる”となります。

つまり正論理と負論理は、表現の仕方が違うだけで、同じ一つの表を表しています。