

NVIC と割り込み制御

このPDFは、CQ出版社発売の「ARM Cortex-M3システム開発ガイド」の一部分の見本です。
内容・購入方法などにつきましては以下のホームページをご覧ください。
<<http://shop.cqpub.co.jp/hanbai/books/36/36491.htm>>

この章では以下の項目を紹介します。

- ▶ NVIC の概要
- ▶ 基礎的な割り込み構成
- ▶ 割り込み許可と許可のクリア
- ▶ 割り込み保留と保留のクリア
- ▶ 割り込み設定の手順例
- ▶ ソフトウェア割り込み
- ▶ SysTick タイマ

8.1 NVICの概要

ここまで見てきたように、ネスト型ベクタ割り込みコントローラ（すなわち NVIC ; Nested Vectored Interrupt Controller）は Cortex-M3 プロセッサに集積された一部分です。NVIC は、Cortex-M3 の CPU コア・ロジックに緊密にリンクされています。その制御レジスタはメモリに配置されたデバイスとしてアクセス可能です。割り込み処理のための制御レジスタと制御回路に加えて、NVIC は、さらに MPU、SysTick タイマおよびデバッグ制御のための制御レジスタを含んでいます。本章では、割り込み処理のための制御回路について考察していきます。MPU とデバッグ制御回路は後の章で議論します。

NVIC は 1 ~ 240 本の外部割り込み入力（一般に IRQ として知られている）をサポートします。サポートされる割り込みの正確な数は、Cortex-M3 チップを開発する半導体メーカーによって決定されます。さらに、NVIC にはノンマスクابل割り込み（NMI ; Nonmaskable Interrupt）入力もあります。NMI の実際の機能も半導体メーカーによって決定されます。場合によっては、この NMI は外部から制御することができません。

NVIC はメモリ・ロケーション 0xE000E000 でアクセスできます。ほとんどの割り込み制御/ステータス・レジスタは、ユーザ・モードにおいてアクセスできるソフトウェア・トリガ割り込みレジスタを除いて、特権モードにおいてのみアクセスできます。割り込み制御/ステータス・レジスタはワード、ハーフ・ワード、あるいは、バイトでアクセスできます。

さらに、ほかに少数の割り込みマスク・レジスタも割り込みに関係します。それらは第3章で取り上げた「特殊レジスタ」で、MRS 命令と MSR 命令によってアクセスされます。

8.2 基礎的な割り込み構成

次に示す外部割り込みに関係するレジスタを備えています。

- ▶ イネーブル・セット・レジスタとイネーブル・クリア・レジスタ
- ▶ 保留セット・レジスタと保留クリア・レジスタ
- ▶ 優先度レベル
- ▶ アクティブ・ビット・レジスタ (アクティブ・ステータス)

さらに、ほかに多くのレジスタが割り込み処理にも影響する場合があります。

- ▶ 例外マスク・レジスタ (PRIMASK, FAULTMASK および BASEPRI)
- ▶ ベクタ・テーブル・オフセット・レジスタ
- ▶ ソフトウェア・トリガ割り込みレジスタ
- ▶ 優先度グループ

8.3 割り込み許可と許可のクリア (イネーブル・セット・レジスタとイネーブル・クリア・レジスタ)

割り込みイネーブル・レジスタは二つのアドレスを通して設定します。イネーブル・ビットをセットするためには、SETENA レジスタ・アドレスへ書き込む必要があります。イネーブル・ビットをクリアするためには、CLRENA レジスタ・アドレスへ書き込む必要があります。割り込みを許可するか許可しないかは、ほかの割り込みのイネーブル状態に影響を与えません。SETENA/CLRENA レジスタは 32 ビット幅です。各ビットは一つの割り込み入力に対応しています。

Cortex-M3 プロセッサに 32 を超える外部割り込みがある場合には、二つ以上の SETENA と CLRENA レジスタがあります。たとえば、SETENA0、SETENA1 などです (表 8.1)。存在する割り込みのための許可ビットだけが実装されています。したがって、32 本の割り込み入力しかもたなければ、SETENA0 と CLRENA0 しかありません。SETENA と CLRENA レジスタはワード、ハーフ・ワードあるいはバイトとしてアクセスできます。最初の 16 の例外タイプはシステム例外なので、外部割り込み #0 は例外番号 16 から始まります (表 7.2)。

表 8.1 割り込み許可セット・レジスタと割り込み許可クリア・レジスタ (0xE000E100-0xE000E11C, 0xE000E180-0xE000E19C)

アドレス	名前	タイプ	リセット値	説明
0xE000E100	SETENA0	読み出し/ 書き込み	0	外部割り込み #0～31 に対する許可 bit [0] は割り込み #0 に (例外 #16) bit [1] は割り込み #1 に (例外 #17) … bit [31] は割り込み #31 に (例外 #47) ビットを 1 に設定するため、1 を書き込む。0 の書き込みは影響なし 読み出し値は現在のステータスを意味する