

## 4-4 SPI インターフェース

SPI(シリアル・ペリフェラル・インターフェース)は、3線式シリアル・インターフェースです。TWI(2線式シリアル・インターフェース、4-6項参照)とともに、非常にポピュラなローカル・バスとして使われています。TWIは400 kHz以下の比較的遅い速度までしか対応していませんが、SPIはAVRの場合、スレーブ側はシステム・クロックの1/4まで対応しており、高速な通信が可能です(マスタのSCKはシステム・クロックの1/2まで生成可能)。

SPIインターフェースをもつ周辺ICには、シリアルEEPROM、A-Dコンバータ、D-Aコンバータ、温度計測機能をもったICなどをはじめとして数多くのICが販売されており、CPUの周辺機能の拡張にも標準的に利用されるようになってきました。AVRのISP(イン・システム・プログラミング)機能もこのインターフェースを用いています。

SPIを使用することで、従来多くのCPUが採用していたパラレル・バスに周辺ICを接続する方法よりも省スペースで、シンプルに拡張することが可能になります。

SPIインターフェースは、クロックSCK、マスタからスレーブへのデータ信号MOSI、スレーブからマスタへのデータ信号MISOの3線と、チップ・セレクトに相当するスレーブ・セレクト信号SSから構成されています(図4-4-1参照)。

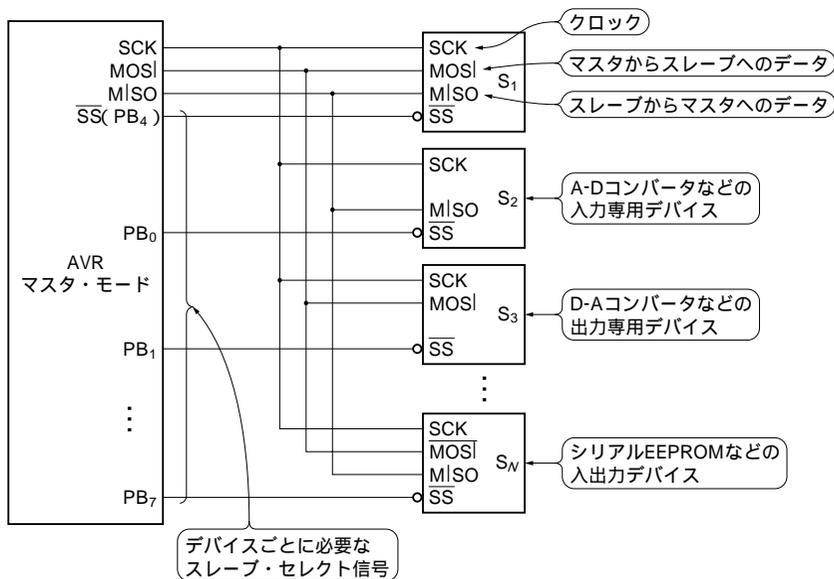


図4-4-1 SPIの接続例

## ベーシック・タイミング

図4-4-2には、AVRをマスタおよびスレーブで使用したときのマスタ・スレーブ間でやりとりされる信号の動きを示します。マスタが対象のスレーブのSS信号を“L”アクティブにすることで通信が開始されます。SPIデータ・レジスタ(SPDR)にデータをロードするとシフト・レジスタにデータがセットされ、マスタのSPIクロック・ジェネレータが必要なクロックを生成します。

SPIクロック・ジェネレータは、システム・クロックをSPIコントロール・レジスタ(SPCR)のSPR[1:0]ビットを設定することで1/4から1/4倍ごとに1/128までセットでき、さらにSPIステータス・レジスタ(SPSR)のSPI2Xビットをセットすれば、先にセットしたクロックの倍の周波数も生成できます。

データはクロックに従って、マスタからはマスタ・アウト・スレーブ・イン(MOSI)信号線に、スレーブからはマスタ・イン・スレーブ・アウト(MISO)信号線に1ビットずつシフトされ、それぞれ転送先のシフト・レジスタへ送られます。1バイト転送が完了するとクロックは停止し、SPIステータス・レジスタ(SPSR)のSPIFフラグがセットされ、リード・データ・バッファにデータが転送されます。このとき割り込み処理をアクティブにしておけば、割り込みによる処理も可能です。具体的

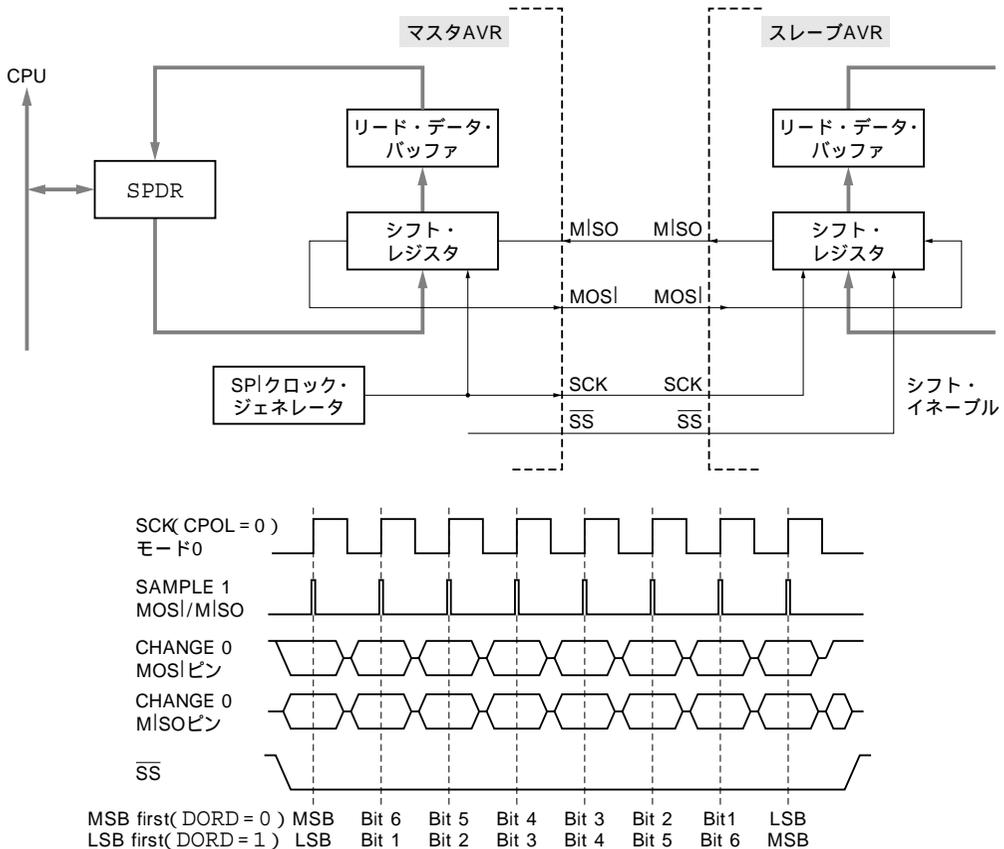
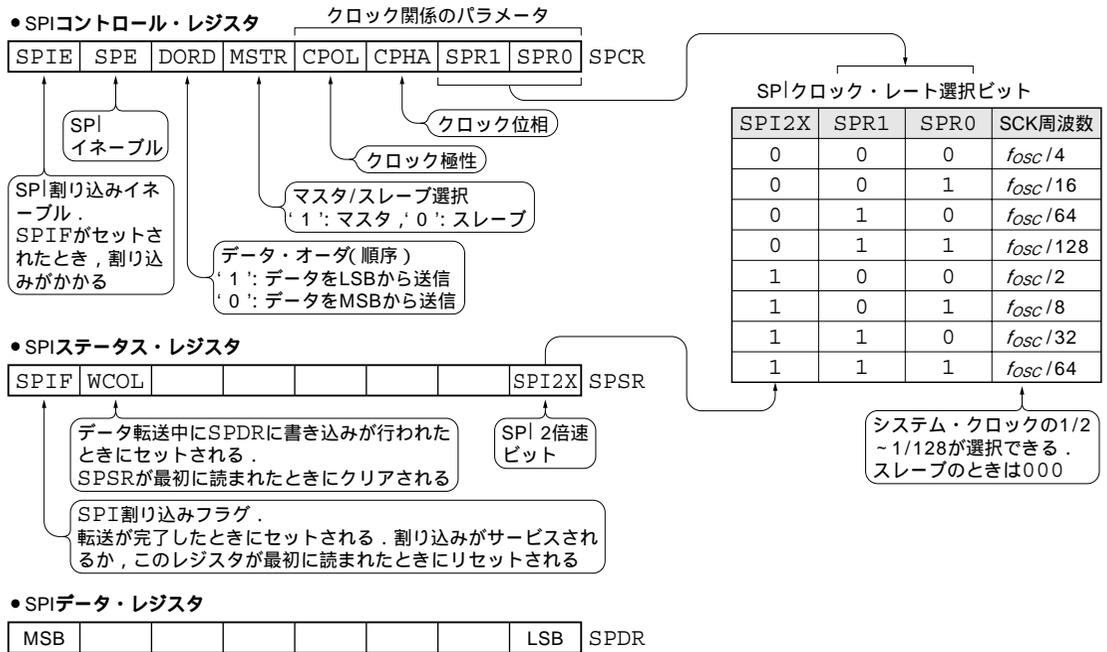


図4-4-2 SPIの動作

# 見本



クロックの極性CPOLとクロックの位相CPHA

	Leading Edge	Trailing Edge	SPIモード
CPOL = 0, CPHA = 0	Sample( $\downarrow$ )	Setup( $\uparrow$ )	0
CPOL = 0, CPHA = 1	Setup( $\downarrow$ )	Sample( $\uparrow$ )	1
CPOL = 1, CPHA = 0	Sample( $\uparrow$ )	Setup( $\downarrow$ )	2
CPOL = 1, CPHA = 1	Setup( $\uparrow$ )	Sample( $\downarrow$ )	3

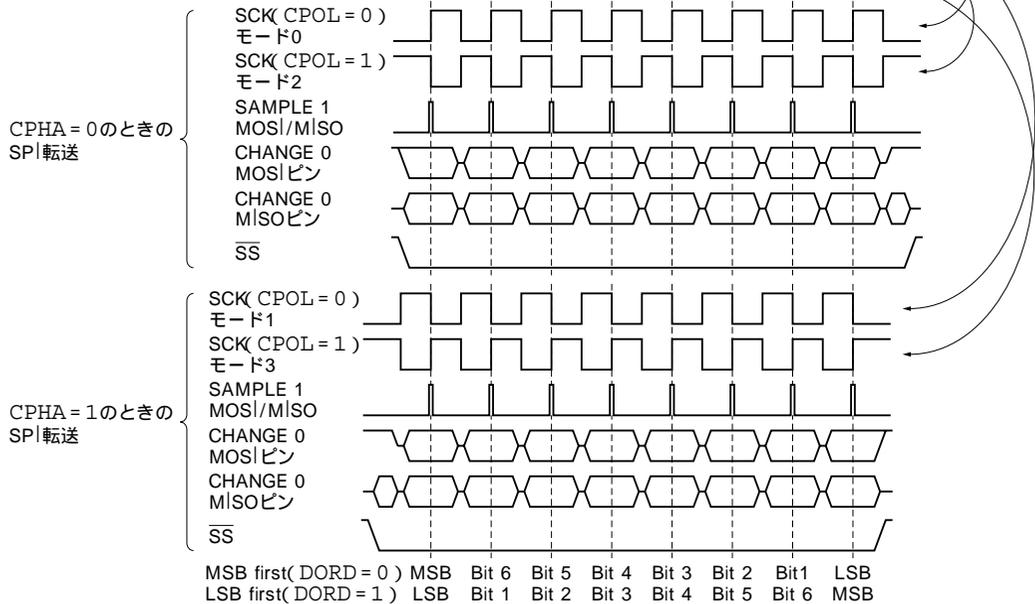


図4-4-3 SPIレジスタの設定

には、ステータス・フラグのI-ビットとSPCRレジスタのSPIEビットをセットしておきます。

SPIFビットは、割り込みがサービスされるかSPIFがセットされているとき、SPSRレジスタを最初に読んだときにハードウェアでクリアされます。

引き続き、SPDRへデータをロードし、次のバイトの転送を行うことができます。リード・データ・バッファに送られたデータは、SPDRから読み出すことができます。転送が完了した時点で、マスタはSS信号を“H”にしてスレーブに完了を知らせます。

SS信号は自動的にコントロールされないで、アプリケーション・プログラムでコントロールします。ポート出力を‘0’および‘1’にセットすることで行います。

スレーブにコンフィギュレーションされている場合、SS入力が“H”の間、SPIインターフェースはスリープ状態を維持し、MISOピンはハイ・インピーダンスです。この状態でもソフトウェアでSPDRにデータをセットすることができます。SCLKクロックが入力されてもデータのシフト出力は起きません。

SS入力が“L”アクティブにされて、SCLKに従ってデータのシフト・イン/シフト・アウトを行います。データが1バイト転送されたときに、SPIFフラグがセットされます。これらの動作はマスタと同様になります。

図4-4-3にSPIレジスタに関する詳細を示します。

## SPIを利用するサンプル・プログラム

いろいろ思案するよりも、プログラムを動かしてみたほうが理解しやすいと思います。

STK500を2台、もしくはPORTDでLEDを駆動できるATmega8またはATmega48を搭載した評価基板を各1枚を用意し、これらの間をSPIインターフェースで結び、お互いにデータを送受信するプログラムを走らせてみましょう。

STK500が2台あれば、図4-4-4のようにマスタ側にATmega8を、スレーブ側にATmega48を装着し、それぞれのPORTDをLEDポートとフラット・ケーブルで接続します。ATmega8とATmega48に分けている理由はとくにありません。

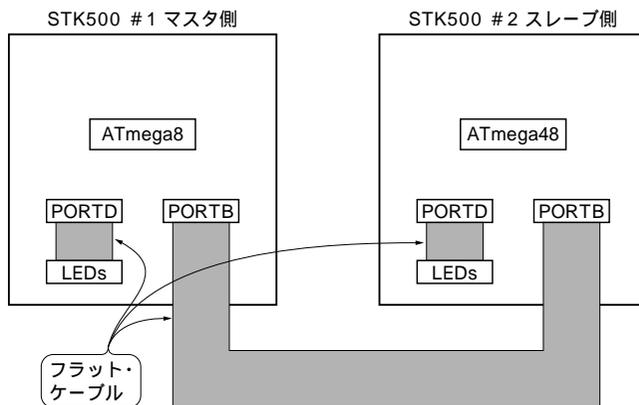


図4-4-4 サンプル・プログラムを動かす実機のセットアップ