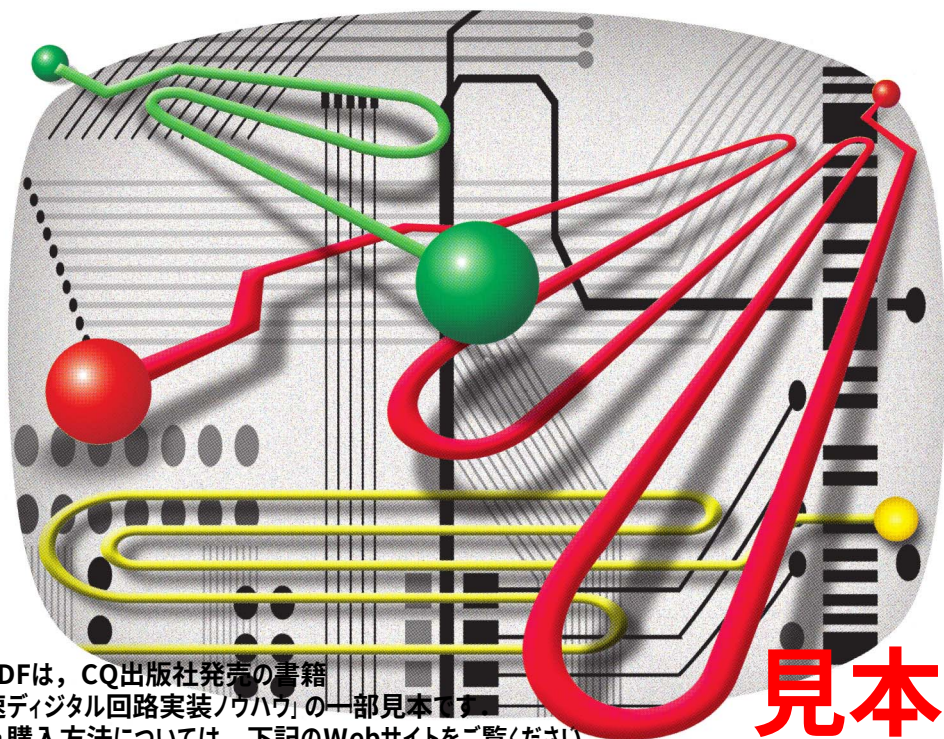
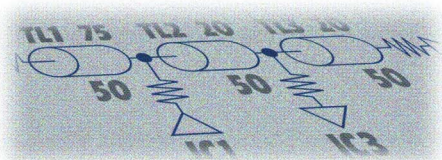


高速 デジタル回路 実装ノウハウ

久保寺 忠 著

高速信号を確実に伝送する基板設計とノイズ対策



このPDFは、CQ出版社発売の書籍
「高速デジタル回路実装ノウハウ」の一部見本です。

内容・購入方法については、下記のWebサイトをご覧ください。

内容： <https://shop.cqpub.co.jp/hanbai/books/52/52851.html>

見本

CQ出版社

第 1 章

プリント基板の高速化と周波数特性

～高速/高周波回路を実装するために～

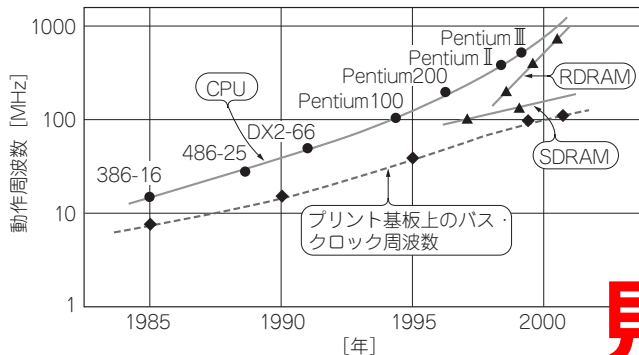
1.1 デジタル回路の高速化とプリント基板の実際

● 高速化する CPU とメモリ

電子製品の性能を大幅に向上させ、小型、軽量化したのは、ハードウェア技術、特に LSI の微細化と高速化、高速回路の実装技術の進展に負うところが多いと思います。

図 1-1 に示すのは、CPU およびメモリの高速化とプリント基板上の動作クロック周波数の推移です。デバイスの高速化がどんどん進んでいるのがわかります。最近では、半導体チップの配線をアルミから銅に変更して導電率を上げ、クロックを 1 GHz 以上にした CPU も発表されており、高速化を中心とした技術開発は当然続きそうです。メモリも同様で、SDRAM (Synchronous DRAM) の高速化はもちろん、最近ではクロックの両エッ

〈図 1-1〉 高速化する CPU、メモリ、プリント基板



見本

ジでデータを取り込むDDR-SDRAM(Double Data Rate SDRAM)も使われています。

● LSIの大規模化と問題点

ASIC(Application Specific IC)では、微細化のメリットを生かして、CPUやメモリ、そして周辺回路までを一つのチップに取り込み、全体で数百万ゲートに達するものも実現されました。しかし、回路規模が増加すると、複数の信号間で生じる伝播速度の差(スキュー)や、信号間の微妙なタイミングの問題解決が難しくなります。

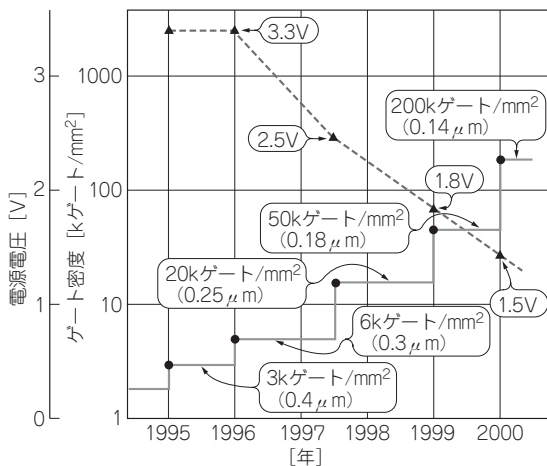
図1-2は、ASICの微細化技術と低電圧化の進展についてまとめたものです。微細化が進むとリーク電流が問題になるため、電源電圧がどんどん下がっています。ただし、動作電圧の低下は悪いことばかりではありません。内部のトランジスタが短時間で“H”と“L”を遷移できるようになるので、高速化の面では有利です。

動作電圧が下がるということは、ノイズ・マージンも同時に下がります。最近問題になっているESD(Electrostatic Discharge；静電気放電)の耐力不足は、ICの低電圧化と密接な関係があると言われています。

● 遅れているプリント基板の高速化

図1-1に戻って、プリント基板上の動作クロック周波数はどうなっているか見てみま

〈図1-2〉 ASICの微細化と低電圧化



見本

第4章

高速デジタル基板の信号波形の実際

～DIMMのクロック信号波形の観測と考察～

第3章では、バッファ・タイプのクロック・ドライバを実際に動作させて、ICや配線に起因する伝播遅延のようすを確認し、その算出方法を示しました。また、クロック配線上に容量性の負荷が接続されると、信号の伝播遅延時間や配線インピーダンスが変化することも説明しました。

本章では、写真4-1に示す66 MHz動作のクロック・ドライバとDIMM(Dual Inline Memory Module)周辺のクロック波形を観測し、その問題点について検討したいと思います。

4.1 DIMM周辺に潜む高速伝送時の問題点

● クロック信号はシステムの中で一番高速

クロックは、システムが動作するための基準になる信号ですから、プリント基板の中で最も周期が短く高速です。そしてクロック配線上に接続されているCPU、メモリ、ペリフェラル・インターフェース、ASIC(特定用途向けのIC)など多くの負荷を同じタイミングで駆動しています。

複数のプリント基板で構成される比較的大きなシステムになると、基板ごとにクロック周波数が異なり、20 M～30 MHzの低い周波数から100 M～200 MHzの高い周波数のクロック信号が存在します。

● 配線のキャパシタンスとインダクタンス

図4-1は、負荷容量の増加によってクロック信号の立ち上がり時間がどのように変化するかを示したものです。図からわかるように、負荷容量が大きいほど立ち上がり時間が長くなる。

見本

第5章

伝播遅延とスキューへの対応

～伝播速度の算出法と高速回路の動作マージンの検証～

100 MHzや200 MHzという高いクロック周波数で動作する回路を設計するとき、ドライバICの入出力間スキューや配線間遅延はできるだけ少なくしたいものです。

例えば200 MHzのクロック信号の1周期は5 nsですから、入出力間の伝播遅延が2 nsのクロック・バッファを使うと、これだけでクロックとして使える領域が40%少なくなります。クロック分割回路が実装された基板には、複数の周波数のクロックが存在するので、配線長の差によるスキューも発生し、設計余裕はさらに少なくなります。高速デジタル回路ではこの余裕度を常に意識して設計しなければなりません。伝播遅延やスキューによるロスぶんは10～20%以内が望ましいと考えているメーカーもあります。

本章では、配線による信号の伝播時間を計算で求める方法を解説したのち、バス・バッファとクロック・ドライバを使ったときの設計余裕度を比較します。最後は、出力間スキューをプログラマブルに設定できるクロック・ドライバの使い方を紹介し、その動作を実験します。

5.1 真空中を伝わる信号の速度

● 真空中の電荷の伝播速度

図5-1に示す回路においてスイッチを入れると、電池の正側から正電荷が、負側から負電荷が配線に流れ出します。その結果、配線の周囲に磁界が発生し、2本の配線間に電界が発生します。

電荷は有限の移動速度で負荷に近づきます。伝播速度は、配線抵抗がない場合は光速と同じ $3 \times 10^8 \text{ m/s}$ です。スイッチが入った瞬間から負荷に電流が到達するまでの時間 t は、配線長を ℓ [m]とすると、

見本

第8章

配線インダクタンスの低減方法

～ICに安定な電源を供給するために～

パソコンは電源を安定化しノイズを低減するための重要な部品ですが、せっかく苦労して選んでも、実装位置が不適切だったり、パソコンとICまでのプリント・パターン設計が悪いと、その効果は台無しになります。これは、プリント・パターンのインピーダンスがゼロではないからです。

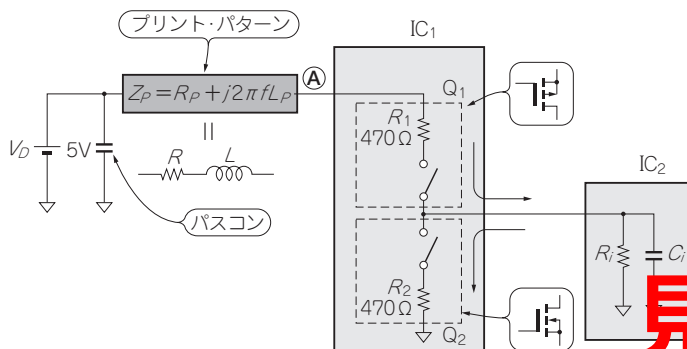
本章では、デジタル回路におけるプリント・パターンの形状とそのインピーダンスについて説明しましょう。

8.1 プリント・パターンのインダクタンス成分に注目

● プリント・パターンは抵抗とインダクタンスで表せる

図8-1に、デジタルICとパソコンとの接続のようすを示します。図に示すようにプ

〈図8-1〉 デジタルICとパソコン間のプリント・パターンは抵抗とインダクタンスで表される



見本

第9章

伝送線路のインピーダンス整合

～信号エネルギーを100%負荷に伝えるテクニック～

9.1 インピーダンス整合とは

● 水に喩えると…

図9-1に示すように、配線を伝播する信号は、パイプを流れる水に喩えられます。

図9-1(a)のように、太いパイプで大量に水を送ろうとしても、途中に細いパイプがあると、その先はそこを通過できる量より多くの水を流すことはできません。そして太さが変わるパイプの接続点で、一部は細いパイプに流れ込みますが、それ以外は反射して入力部に戻されます。戻りが多いということは、それだけロスが大きくなるということです。

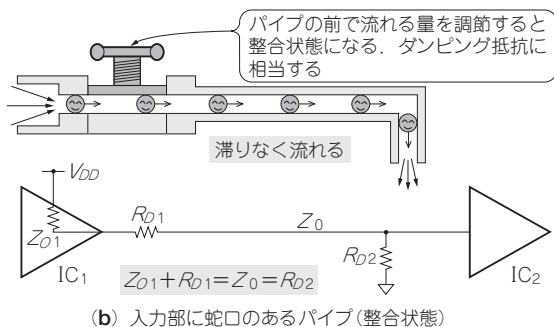
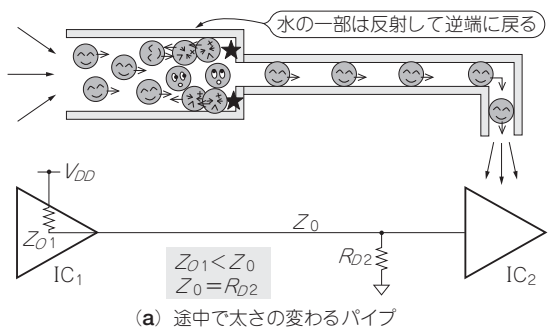
しかし、図9-1(b)のように入力部で太いパイプの水量を蛇口で絞れば、水はよどみなく流れ、問題は解決します。回路においては、この蛇口の役目をダンピング抵抗が果たします。ドライブICの出力端子の近くにダンピング抵抗を入れるケースをよく見受けますが、これはIC自体の出力インピーダンスが配線に比べて低いので、ダンピング抵抗を使って配線のインピーダンスに合わせているわけです。これを「整合する」といいます。

それでは、負荷側の処理はどうしたらよいのでしょうか。図9-1(c)のように、先に流れる所がなくなってしまうと水は行き先を失い、入力された水はすべて戻ってきます。つまり、負荷に何も接続されていない開放された回路では、信号が100%反射して戻ります。配線インピーダンスと同じ負荷を接続すれば信号は戻ることはなく、エネルギーが消費されます。

図9-1(d)は、負荷側がショートされている場合を示しています。負荷側で、水はパイプの外に押し出されて反射します。そして進行してくる水を打ち消しなかつてしまいます。

見本

〈図9-1〉インピーダンス整合の説明



ます。

以上からわかるように、高速の信号を確実に負荷側に伝送するには、ドライブICと配線、配線と負荷間など、信号配線の継ぎ目に細心の注意を払って設計しなければなりません。

● 電気信号の流れで考えると…

終端すると波形の乱れが少なくなりますが、これはなぜでしょうか。

プリント基板における配線の等価回路は、一般に図9-2のようにインダクタンスと容量で表せます。抵抗ぶんは、インダクタンスや容量に比べて小さな値なのでここでは無視します。

さて、スイッチS₁を閉じると送端から受端側(終端抵抗R₂)に向かって進行波が伝わります。配線の特徴インピーダンスと終端抵抗が同じ値になっており整合がとれていると、進行波のエネルギーはR₂で消費されて反射は生じません。しかし、R₂がなくなると

見本

第 10 章

プリント・パターンのインピーダンス設計

～特性インピーダンスと伝送速度の考察～

これまで述べてきたように、プリント・パターンで高速信号を送ると、ドライバの出力信号が立ち上がったのち、レシーバ側から反射波が戻り、波形の立ち上がり部が階段状になったり、オーバーシュートやアンダーシュートが生じます。高速信号を忠実にレシーバに伝えるには、配線長をできるだけ短くしたり、配線の特性インピーダンスをドライバの出力インピーダンス、レシーバの入力インピーダンスと整合させる必要があります。

この章では、高速信号を送るプリント基板を設計する際、必ず問題になる配線の特性インピーダンスや信号の伝播速度への影響について説明しましょう。

10.1 プリント・パターンのインピーダンス変化と反射

● パターンのインピーダンスは場所によってぜんぜん違う

アート・ワークするときには、まずクロックやバスを配線し、次にスピードの遅い信号、パソコンや電源の配線、そして最後に部品面やはんだ面の空いたスペースにグラウンドでベタ・グラウンドを付けるという手順が一般的です。

図10-1に実際の高速プリント基板のパターンのようすを示します。透視図なので各層の配線が交差して見えています。CPUからメモリ・モジュール間やCPU周辺に配線が集中しています。CPUはBGAパッケージ、矢印で示す大径の円は端子接続用のパッドです。パッドの横にある小径の穴は、層間の配線を接続するスルー・ホールです。バス信号の一部は、このスルー・ホールを通して、他層に配線されています。

これらの配線の特性インピーダンスは、その形状が同じであっても、表面層にあるか、層間にあるか、上下に電源やグラウンド層があるかなどで大きく変わります。見本

第 11 章

ノイズを出さない高速回路設計 ～ノイズ発生のおくみと高速 IC の選び方～

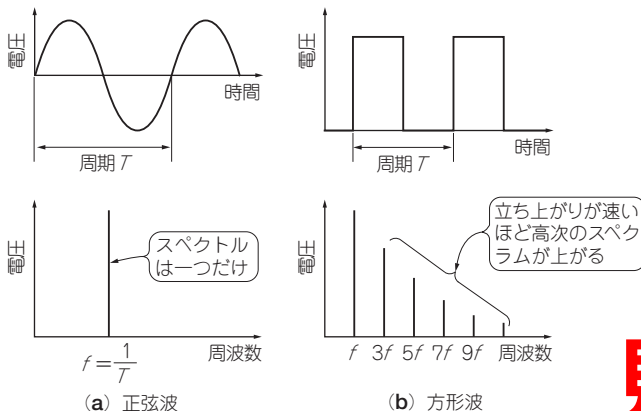
11.1 クロック信号波形の理解を深める

● クロック信号は正弦波とその高周波で構成されている

図 11-1 は、正弦波と台形波に含まれる高調波の違いを示したものです。図からわかるように、正弦波のスペクトラムは 1 本ですが、台形波は基本周波数の奇数倍の高調波をたくさん含んでいます。

図 11-2 の破線で示した信号は、 360° を 1 周期とする正弦波（基本波）と、その 3 倍の周波数（第 3 次高調波）を加えたものです。この図から、基本波に奇数次高調波を加えていくと台形波に近づくことがわかんと思います。特に注目してほしいのは波形の立ち上がり

〈図 11-1〉 正弦波と方形波のスペクトラム



見本

第 12 章

ノイズを出さないプリント基板設計

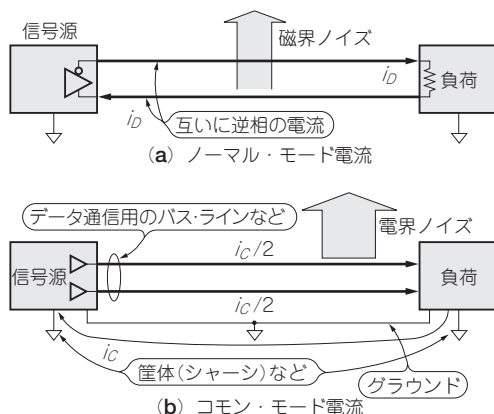
～部品レイアウトとアートワークの心得～

12.1 プリント基板から放射されるノイズの原因と対策

● ループ面積を小さくしよう

図 12-1(a) に示すように、信号源から負荷までの信号は、2本の線を往復する電流によって伝送されます。微小なループを形成する部品間を接続する配線は、高周波電流によって電磁ノイズを放射します。ここで周波数 f [Hz] のノーマル・モード電流 i_D [A] がループ面積 S [m²] の回路に流れたとき、基板から距離 d [m] 離れた場所における電界強度(放射ノイズ) E_D [V/m] は以下の式で求められます。

〈図 12-1〉プリント基板を流れる二つの電流モード



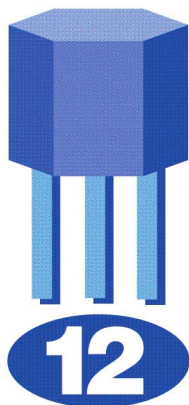
見本

ISBN978-4-7898-5285-2

C3055 ¥2900E

CQ出版社

定価 3,190円(本体2,900円)⑩



現代の電子回路の中心的存在であるデジタルICは、ますます小型化、高機能化、高速化しています。一方、これらの高速デジタルICを実装するプリント基板の配線は微細化しており、新しい多層化技術も次々と生まれています。このような状況では、単にICを実装しプリント・パターンで接続しただけでは、安定に回路を動作させることはできません。

配線長の長いクロック信号ラインで起きる反射、電源やグラウンド・プレーンが引き起こすノイズなど、高速化に伴う多くの問題点は、回路設計の段階で対処する必要があり、アートワーク設計の時点では手遅れです。

本書は、高周波化が遅れているプリント基板上で、高速にそして確実にデジタル回路を動作させるためのプリント・パターンの配線テクニック、ICの使い方などをわかりやすく解説するものです。回路設計者だけでなく、アートワーク設計者にも役に立つ一冊です。

見本